

ARMのトータル設計ソリューション(2) JTAGベースのデバッグシステム

EmbeddedICE™は、デバッグモニタ「Angel™」を補完するデバッグアーキテクチャです。モニタプログラムの移殖や通信用のハードウェアが不要で、ROMやRAMなしでもANSI Cライブラリを完全にサポートします。

はじめに

当社は、IPWareプログラム強化の一環として、英国ARM社の32ビットRISCマイクロプロセッサ「ARM7TDMI™」のライセンスを取得しています。ARM7TDMIは、携帯電話の分野において、グローバルスタンダードのプロセッサとなっているほか、マストレージの分野においても、その性能が高く評価されています。

当社では、IPWareプログラムを通じてARMコアを提供し、お客様に最適なソリューションをご提案していきます。

ARM社では、トータルデザインソリューションとして、ARM開発ボード、ソフトウェア開発ツール、デバッガなどを提供し、プログラムが一貫した手法でARM搭載製品の開発を、より迅速に行えるよう活動しています。

また、業界大手のツールメーカと提携し、ARMアーキテクチャをサポートする開発環境の整備も行っています。EDAツール、デバッガなど、ARM対応の数多くの開発ツール類がサードパーティ各社より提供されているので、技術者は、幅広い選択肢の中から最適な製品を選択できます。

本稿では、これらARM開発ツールの中から、ARM7TDMIコアのJTAGベースのデバッグシステムについてご説明します。

EmbeddedICE™ デバッグアーキテクチャ

前号（Vol.17 No.6）では、「ARMのトータル設計ソリューション（1）ソフトウェア開発ツールキットのご紹介」として、ARM®とThumb®命令セット用のCクロス開発ツールセット（SDT v2.50）をご紹介しました。

その中で述べたデバッグモニタ「Angel™」は、簡便である反面、ユーザアプリケーションと並行してボード上で動作する際、Angel用のリソースを必要とします。その中には、コストに敏感な組込み型アプリケーションにとっては過大なものもあります。例えば、モニタ用の約4 KバイトのROMとRAM、新しいハードウェアシステムそれぞれへの



写真1 プロトコルコンバータ(Multi-ICEユニット)外観

移植，デバッグホストへの通信チャネルなどが必要になることです。

これを補完するものとして，ARM社では，EmbeddedICEデバッグアーキテクチャをご用意しています。

このデバッグアーキテクチャでは，次のような機能をご提供します。

- ソースレベル・デバッグインタフェースを通じたICE同様の機能
- システムから完全に独立しているためモニタプログラムの移植が不要
- システムリソースを使用しない完全なシステム可視性
- バウンダリスキャン・シリアルリンクの再利用により通信にかかるハードウェアが不要
- ROMコードのブレークポイントが可能。効果的なウォッチポイントサーチ
- ROMなしブートが可能（リセット後に制御）
- ROMやRAMなしでANSI Cライブラリを完全にサポート。アプリケーション開発が容易

これらの特長を持つEmbeddedICEデバッグアーキテクチャは，ボード上のアプリケーションとして存在するものではありません。コア上の補助デバッグハードウェア（EmbeddedICEマクロセル）と，コアのデバッグハードウェアとホストとの通信を処理するインタフェースボックス（プロトコルコンバータ）とを組み合わせて使用します。

次項より，それぞれについて説明します。

EmbeddedICEマクロセル

図1にEmbeddedICEマクロセルの働きを示します。

EmbeddedICEマクロセルは，ARMコアのデバッグをサポートする統合オンチップロジックです。ARM7TDMIには，EmbeddedICEマ

クロセルおよびデバッグ拡張機能が用意されています。

EmbeddedICEマクロセルは，JTAGインタフェースを使用して，ARMのテストアクセスポート（TAP）コントローラを通してシリアルにプログラミングされます。

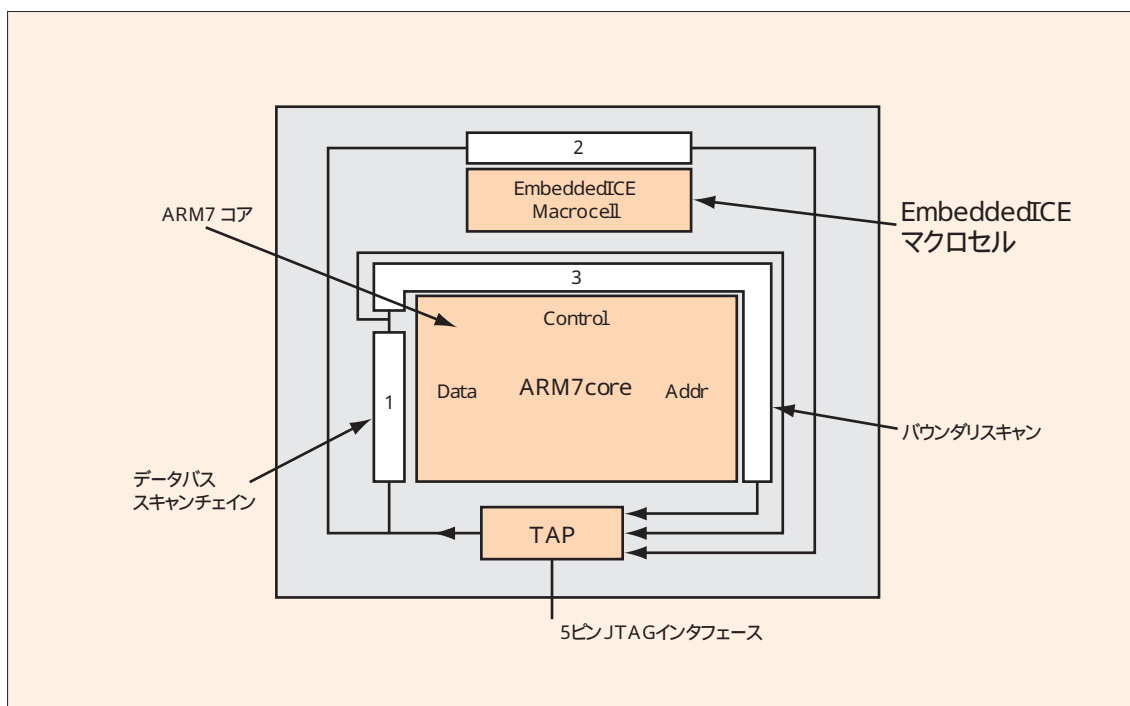
EmbeddedICEマクロセルは，2つのリアルタイム・ウォッチポイントユニット，コントロールおよびステータスレジスタ，そしてデバッグとの通信リンクをインプリメントするレジスタ群（「デバッグ通信チャネル」と呼ばれます）から構成されます。片方または両方のウォッチポイントユニットは，ARMコアの命令実行を停止させるBREAKPT信号を出力するようにプログラミングできます。命令の実行は，EmbeddedICEマクロセルにプログラミングされている値とアドレスバス，データバス，およびさまざまな制御信号の現在値が一致した時点で停止します。マスクされているビットは，比較対象から外されます。どちらのウォッチポイントユニットも，ウォッチポイント（データアクセスの監視）またはブレークポイント（命令フェッチの監視）として設定することができます。

ARM7TDMIのデバッグ拡張機能は，コアを取り巻く多くのスキャンチェーンと追加ピンから構成されており，デバッグ用にコア動作を制御します。ここでは次の3本のピンが最も重要です。

●BREAKPT

外部ハードウェアから，デバッグの目的でプロセッサの実行を停止するために使用します。このピンがハイのときは，現在のメモリアクセスにブレークポイント・タグが付けられます。このメモリアクセスが命令フェッチであれば，命令がパイプラインの実行ステージに達した時点で，コアはデバッグステートに入ります。データアクセスであれば，現在の命令が実行を完了した時点で，コアはデバッグステートに入ります。EmbeddedICEマクロセルは，このコアへの入力をアサートすることもできます。

図1 EmbeddedICEマクロセル



●DBGRQ

現在の命令が実行を完了した直後に、コアがデバッグ状態に入るようにするレベルセンシティブなものです。外部ハードウェアは、このピンを使用して、ARMを強制的にデバッグ状態に入れることができます。

●DBGACK

ARMからの出力であり、コアがデバッグ状態に入っているときにハイになります。ほかのペリフェラルやデバッグシステムは、このピンを調べることによってコアの現行状態を調べ、適切に動作することができます。

プロトコルコンバータ(Multi-ICE™ ユニット)

プロトコルコンバータは、デバッガから送信されたデバッグプロトコルメッセージを、EmbeddedICEマクロセルに送信可能なJTAG信号に変換します(逆も可)。現在、ARM社からはプロトコルコンバータとして、Multi-ICE™ ユニットをご提供しています。

図2に、Multi-ICE™の使用概念図を示します。

Multi-ICEは、最新のARMコアや、同じASIC内の複数のARMコアと通信することができます。Multi-ICEは、パラレルポートを使用してホストコンピュータに接続され、ダウンロード速度は、通常のPCでは約100Kバイト/秒です(実際の速度はプロセッサやパラレルポートによって異なります)。

Multi-ICEの機能の概要は次の通りです。

- 現在および将来のARMコアすべてのデバッグが可能
- TAPコントローラのシリアルチューニングにより、複数のコアをサポート
- PCのパラレルポートに接続し、ドライバソフトウェアはWindowsNT®4.0およびWindows®95上で動作

- 低速(スリープモード)または可変クロック周波数のコアをサポート
- 超低電圧コア(最小1V)をサポート
- 新しいJTAGコネクタピン配置により追加機能がサポートされ、ノイズの多い環境や長いケーブルでも使用可能
- ソフトウェアインタフェース(TAPOp)が公開されており、ユーザはサードパーティのDSPなど、ARM以外のコアに対して独自のドライバを記述可能
- プロセッサ間でのストップ&スタート同期が可能(ソフトウェアによる)
- 自動または手動によるコアの設定により、チップ上に混在するデバイスに対してプラグ&プレイが可能
- プロセッサを停止させずに、ホストコンソールの入出力サービス(printfなど)をサポート

複雑で高度に統合されたシステム製品は、開発期間を可能な限り短縮することが不可欠となっています。その実現には、最初の製品のベンチマークからシステム設計のシミュレーション、最終製品のテストまで、一貫した設計手法で完全なテストとデバッグが行える環境が必要です。オープンアーキテクチャであるARM7TDMIコアを組み込んだ製品の開発にあたっては、この点を十分サポートした製品がツールメーカ各社から数多く提供されます。したがって、開発担当者は状況に応じて製品を選択し、効率的な開発を行うことができます。

次回は、オープンな標準オンチップバス「AMBA2.0」についてご説明します。

*ARM, ARM Powered, Thumb, StrongARMは, ARM Limited.の登録商標です。ARM7TDMI, Angel, EmbeddedICE, Multi-ICEは, ARM Limited.の商標です。

図2 Multi-ICEの使用概念図

