

IEEE1394インタフェース

マルチメディアネットワークの要求が高まるなか、高速かつリアルタイム転送に適したデジタルインタフェースとして注目されるIEEE1394高速シリアルバスの特長と、当社製品について解説します。

はじめに

近年、コンピュータの性能の高度化に伴い、記憶装置などの周辺装置もますます高速・高度化しています。コンピュータ製品に限らず、家電製品においてもデジタル化が進み、同時にホームネットワークやマルチメディアサービスなどのマルチメディアネットワークの要求が高まってきています。このような環境では、AV機器やパソコン周辺機器等を統合して接続するために、安価で、高速かつリアルタイム転送に適したデジタルインタフェースが必要です。そのようなインタフェースとして、IEEE1394高速シリアルバスが注目されています。

IEEE1394-1995で規定されているデータ転送速度は、100Mbps、200Mbps、400Mbpsであり、高速なデータ転送が可能です。プラグアンドプレイやホットプランギングに対応しているため、接続の操作が非常に簡単なうえ、ケーブルは細く使いやすくなっています。また、ビデオや音声などのデータを転送するための帯域が確保され、リアルタイム転送を可能にする機能（アイソクロナス・データ転送）を備えていることも大きな特長です。

本稿では、IEEE1394の特長と当社の製品について解説します。

特長

●トポロジー

図1にIEEE1394のトポロジーを示します。

IEEE1394の接続方法は、デジーチェーンだけでなく分岐することもできるため、ツリー構造の形態をとります（ループ構造にはできません）。1つのバスには最大63デバイスまで接続可能で、ノード間の接続は最大16ホップスです。ケーブルの長さはノード間で最大4.5mですから、最も遠いノード間の距離は最大4.5m×16ホップス=72mです。なお、ここでいうノードとは、IEEE1394バスに取り付けられているデバイスを指します。

●ケーブル

図2にIEEE1394のケーブルの構成を示します。

IEEE1394のケーブルは、2組の差動信号線TPA、TPBと、電源ペアVG（グランド）、VP（電源）の計6本のワイヤで構成されます。ツイストペアのTPAは相手側のTPBに接続され、TPBは相手側のTPAに接続されます。TPAには常時バイアスをかけており、TPBでそれを検出することにより、ケーブルが接続されたか取り外されたかを判定しています。

VGとVPは、最大45W（30V、1.5A）の電力の供給に用いられ、省電力機器では電源を用意することなく動作させることができます。しかし、電源供給を必要としないデバイスもあるため、電源ケーブルのない4本のワイヤで構成されるケーブルもあります。実際、デジタルビデオカメラなどのDV端子は、4ピンコネクタで、電源の供給はできないようになっています。

図1 トポロジー

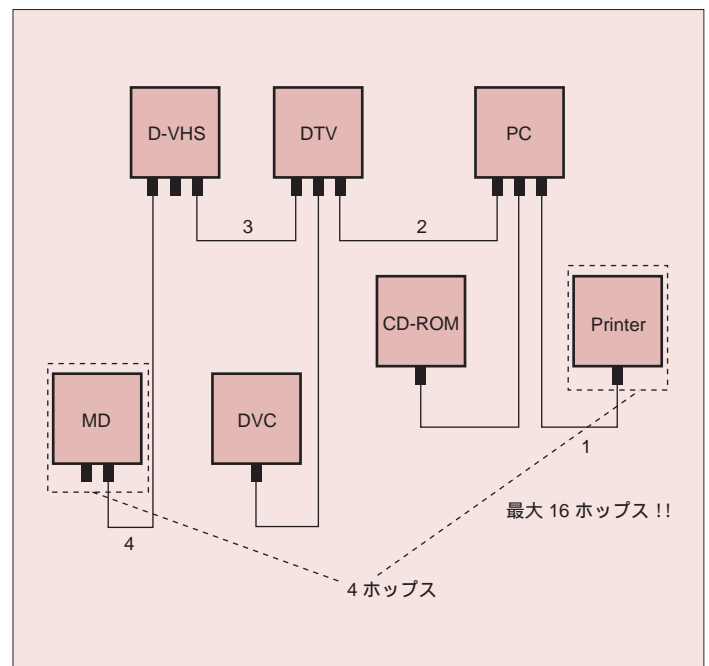
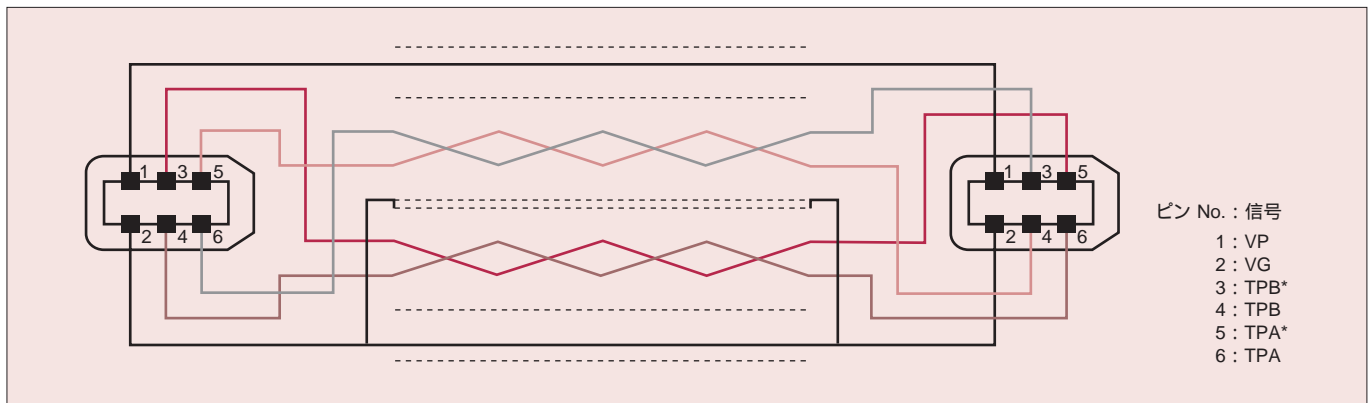


図2 ケーブルの結線



●物理層の信号

IEEE1394では、2組のツイストペア線を用いて信号を伝送します。TPAからはストローブという信号を、TPBからはデータを送信し、受信側では、データとストローブの排他的論理和をとることによりクロックを生成します。この方式をDSコーディング方式と呼びます(図3)。そして、クロックの変化点でデータを読み取ります。

IEEE1394では、ある一時点においては、バスにデータを送信できるノードが1つだけの半二重双方向通信を行います。

データ転送レートは、98.304M (S100) bps, 196.608M (S200) bps, 393.216M (S400) bpsが定義されています。高速のレートを持つ機器は、それより遅いレートもサポートしています。

●バスアーキテクチャ

・バスインシャライゼーション

各ポートは、接続相手のTPAが出力するバイアスの有無を検知して、ノードが接続されたか取り外されたかを判定します。その際、ポートの接続状態の変化を検出したノードは、接続しているポートに対して一定時間、バスリセット信号を送信します。これを受信したノードは、さらに接続しているポートに対してバスリセット信号を送ります。この動作を繰り返すことによって、全ノードにバスリセット信号が伝わります(図4)。

さらに、各ノードがparent_notify信号を送り、その送受信の関係から親子の関係付けを行い、ツリー構造を作りあげます。

parent_notify信号を受信したポートはchildと名付けられます。そして、最終的にすべてのポートにchildのラベル付けをされたノードがルートとなります(図5)。それ以後、ルートはアービターとして機能します。

次に、バス上の全ノードは、各ノードのセルフIDパケットの送受信を行います。それぞれのノードIDは、各ノードがセルフIDパケットを送信するまでに受信した、他ノードのセルフIDパケットの回数で決まります。このようなアドレスの自動割付けは、IEEE1394の特長の1つです。

・アービトレーション

IEEE1394では、バスに接続されているすべてのノードに信号が伝えられますが、各機器が送信を開始する前には、バスの使用権を得ることが必要です。使用権は、次のようにして得られます。

まず、あるノードがその親ノードに送信要求信号“request”を出します。“request”を受けたノードはその親ノードに中継し、さらに“request”はルートに送信されます。ルートは、“request”を受信すると許可信号“grant”を返し、“grant”を受けたノードが送信可能となります。複数のノードが同時に“request”を出した場合は、先に信号が到着したノードに“grant”が出され、それ以外のノードは送信禁止の信号“data_prefix”が送られません(図6)。

“grant”を受けたノードは、送信開始信号に続き、DSコーデ

図3 DSコーディング方式

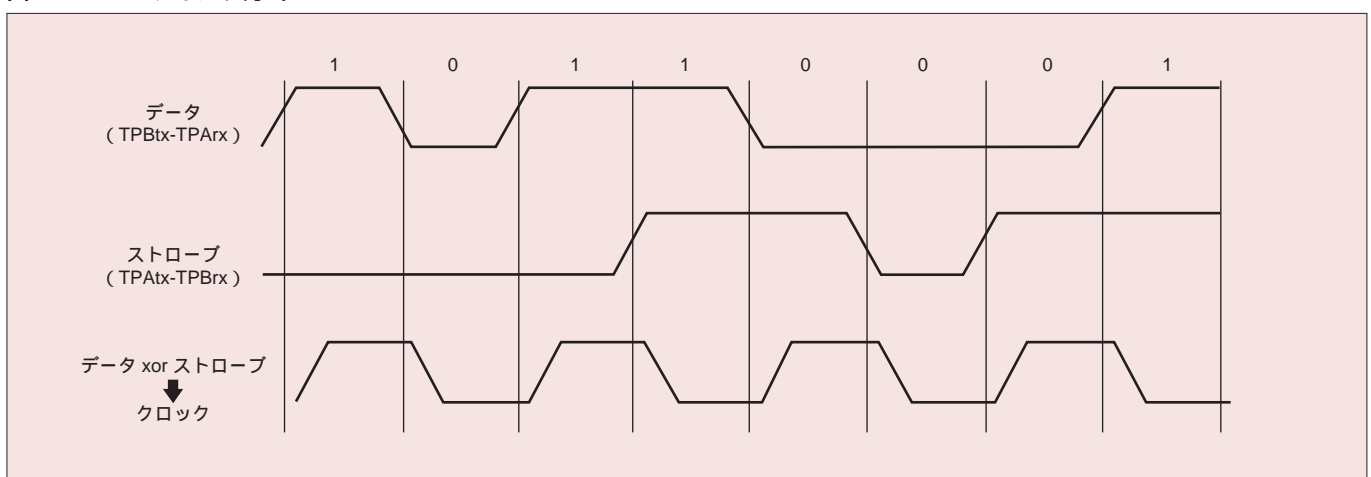


図4 バスインシャライゼーション

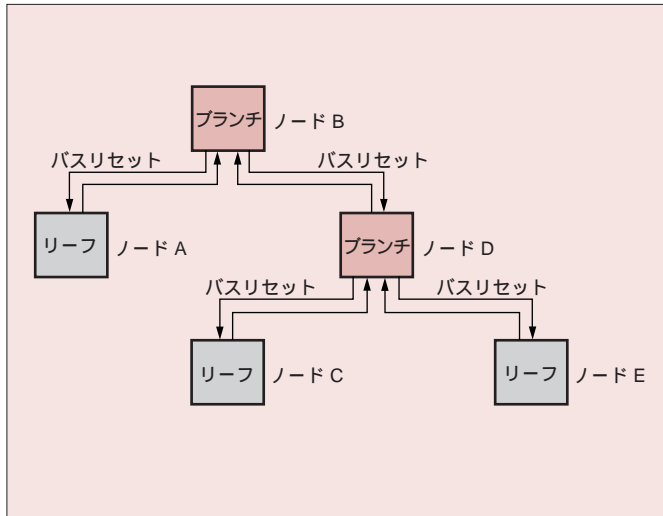


図5 ツリー構造

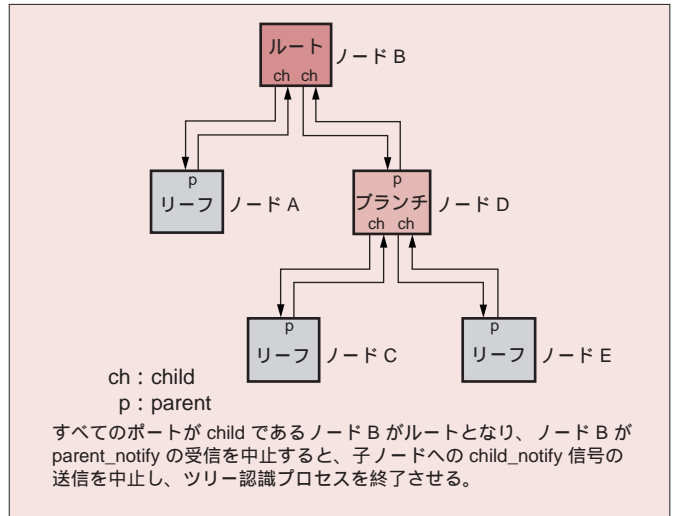
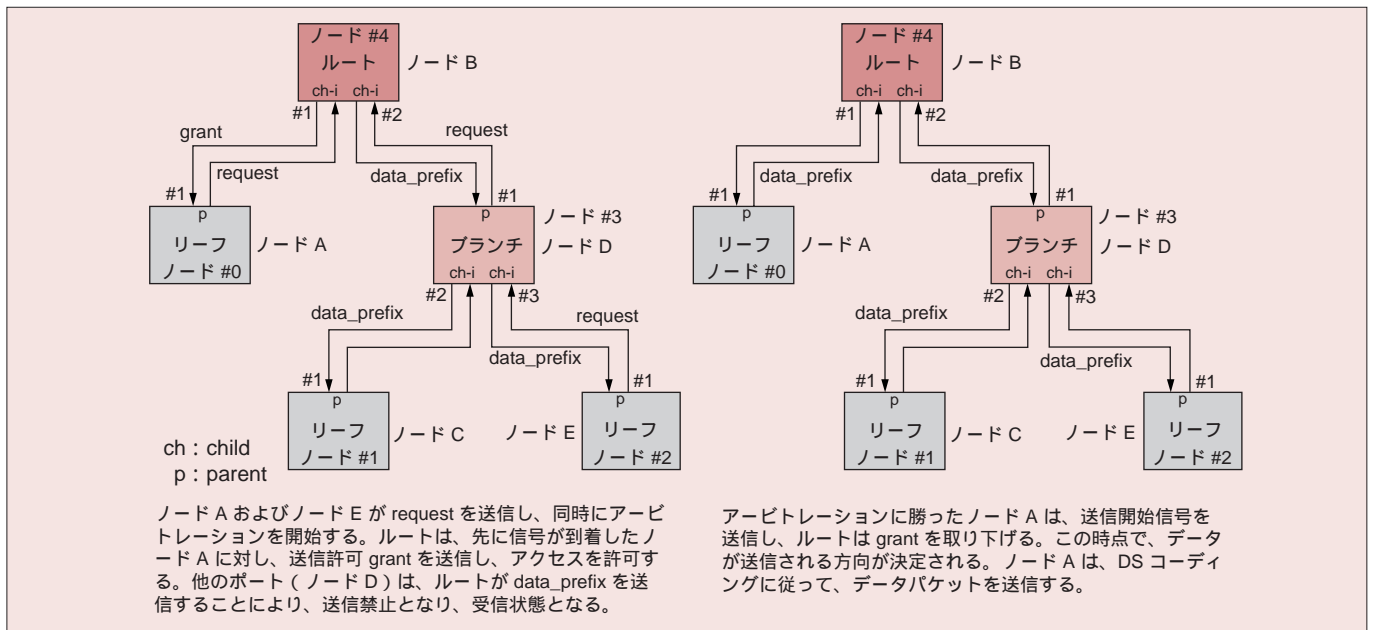


図6 ノーマル・アービトレーション



ングに従ってデータパケットを送信し、最後に送信終了信号を出力して送信を終わります。

● アドレスシグ

図7に、IEEE1394のシリアルバス・アドレスシグを示します。

IEEE1394では、IEEE1212の規格に従った64ビット固定アドレスシグを使用します。上位10ビット（最大1023）のバスIDと、それに続く16ビット（最大63）のノードIDで機器を識別し、残りの48ビットはノードのアドレス空間として割り当てられます。

● 転送方式

IEEE1394の packets の転送は半二重通信形式です。パケットを転送するプロセスのことをサブアクション（subaction）と呼びます。サブアクションには、アイソクロナスサブアクションとアシンクロナスサブアクションの2種類があります。

- ・ アイソクロナスサブアクション: Isochronous subaction (図8)

アイソクロナスサブアクションは、パケットを規則的な間隔で転送するため、データ通信のレートが保証されています。これはIEEE1394の特長的な機能です。

バスの初期化の際に選ばれたアイソクロナスマネージャという管理ノードは、アイソクロナス転送を行うノードに、必要な帯域を割り当てます。同じく、バスの初期化の際に選ばれたサイクルマスタは、125 μsごとにサイクルスタートパケットを送信します。帯域の割り当てを受けたノードは、サイクルスタートパケット受信後に、アイソクロナスギャップを待ってアービトレーションを開始し、アイソクロナスパケットを送信します。アイソクロナスギャップは、サブアクションギャップに比べて期間が短いので、サブアクションギャップを検出してからアシンクロナス転送を始めるノードより、アイソクロナス転送を行うノードに優先権が与えられます。このように、アイソクロナス転送では125 μsごとに必ず優先権が与えられるので、音声信号や映像信号な

ど、リアルタイム性が必要なデータの転送に適しています。

・アシンクロナスサブアクション: Asynchronous subaction (図9)

アシンクロナスサブアクションでは、データを定期的に転送することはありません。すべてのアイソクロナス転送が終了したあとに、バスはサブアクションギャップとして認識される十分な期間アイドル状態となり、アシンクロナスアービトレーションが開始されます。アービトレーションに勝ったノードから順に、非同期転送のデータをバスに送信します。

転送先アドレスに対応するノードがパケットを受信後、必ず受信結果であるアクノリッジ (Acknowledge) を返します。送信されたデータパケットとアクノリッジの間には、アクノリッジギャップ (Acknowledge gap) が存在します。また、アシンクロナスサブアクションは、サブアクションギャップで分けられますが、アクノリッジは

サブアクションギャップに比べて十分に短い期間なので、ほかのサブアクションが開始されることはありません。

図10に、アイソクロナスサブアクションとアシンクロナスサブアクションが混在した場合の、基本的なサイクルのパターンを示します。

以上、IEEE1394の規格の概要を簡単にまとめましたが、規格は常に見直されています。IEEE1394-1995の改訂版であり、100Mbps、200Mbps、400Mbpsの仕様について検討されている1394.aや、800Mbps、1.6Gbps以上の高速転送に検討されている1394.bにおいても、多くの改善項目と追加機能が設けられています。

また、IEEE1394の上位プロトコルとして、リアルタイム映像・音声などの信号伝送を行うためのAVプロトコルや、パソコン周辺機器に関するシリアルバスプロトコル (SBP-2) などがああります。

図7 シリアルバス・アドレスシグナリング

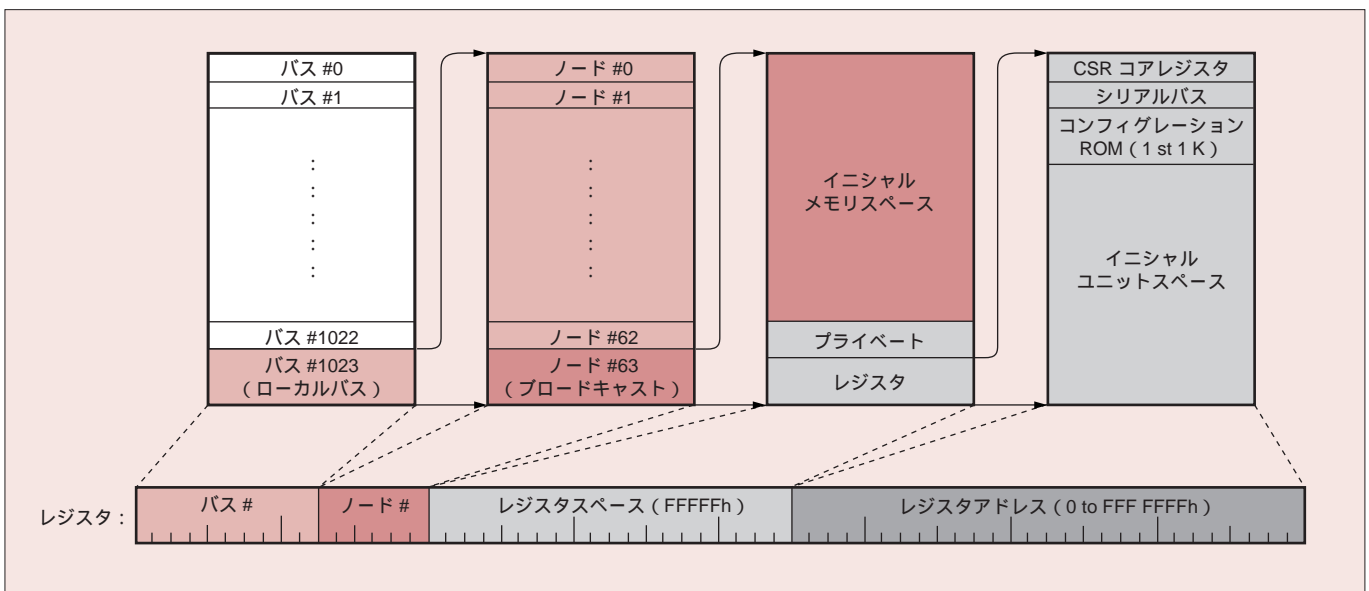


図8 アイソクロナスサブアクション

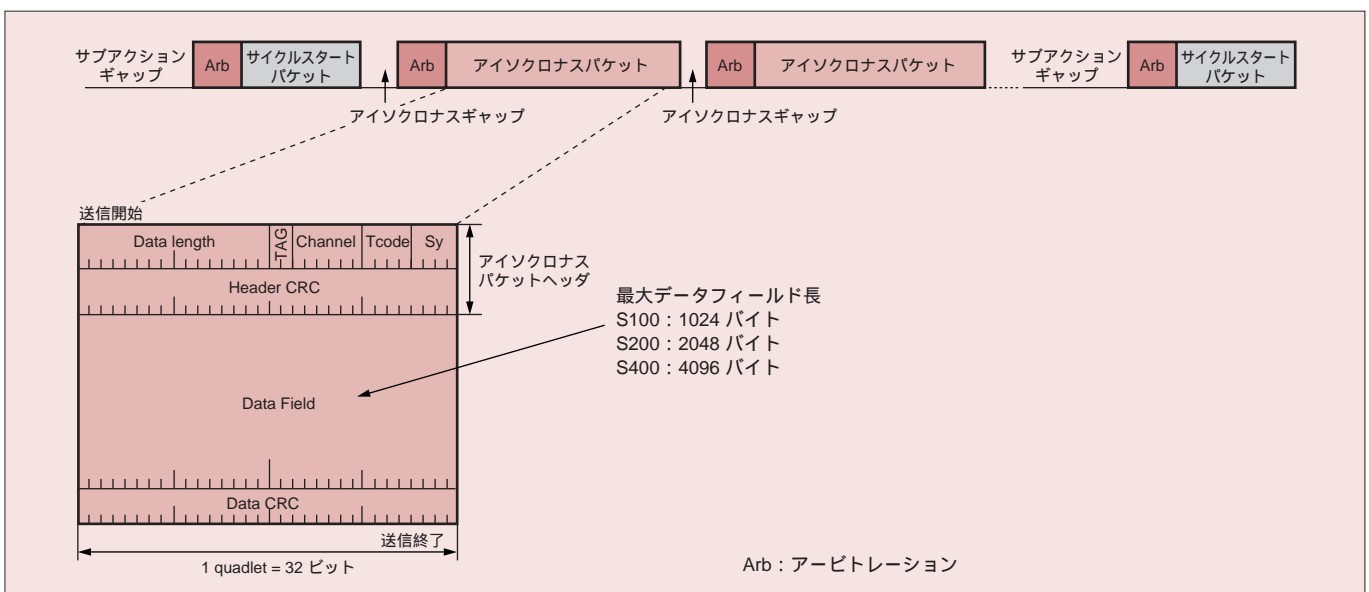


図9 アシクロナスサブアクション

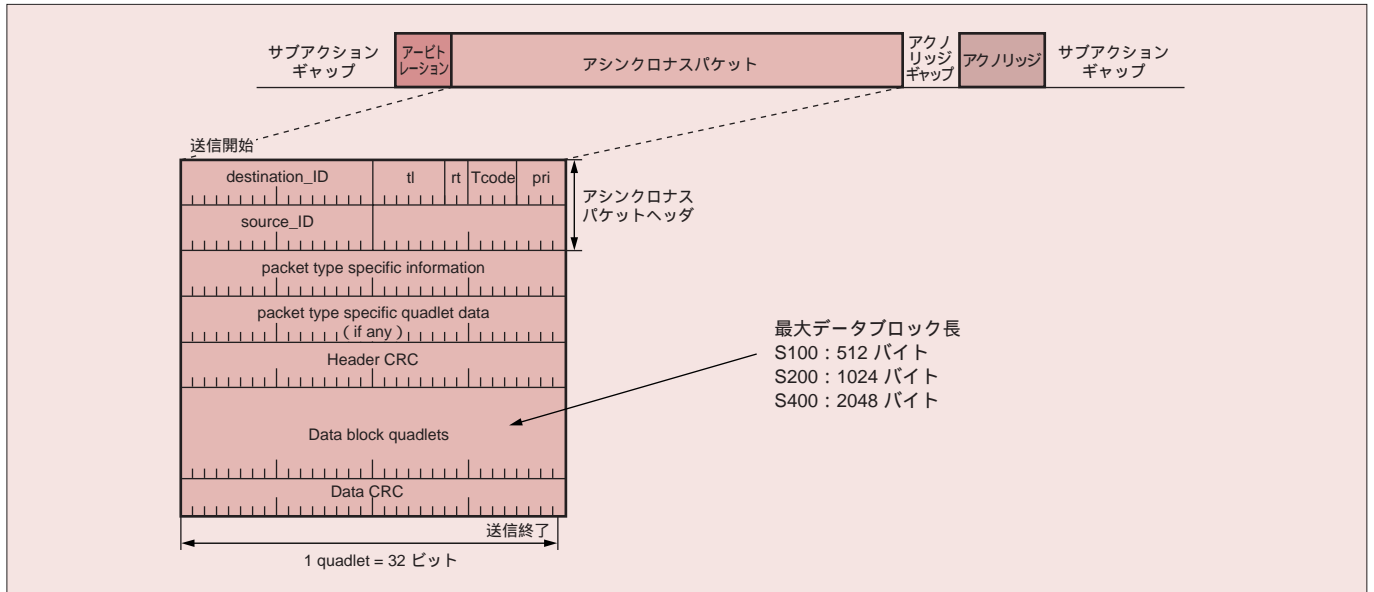
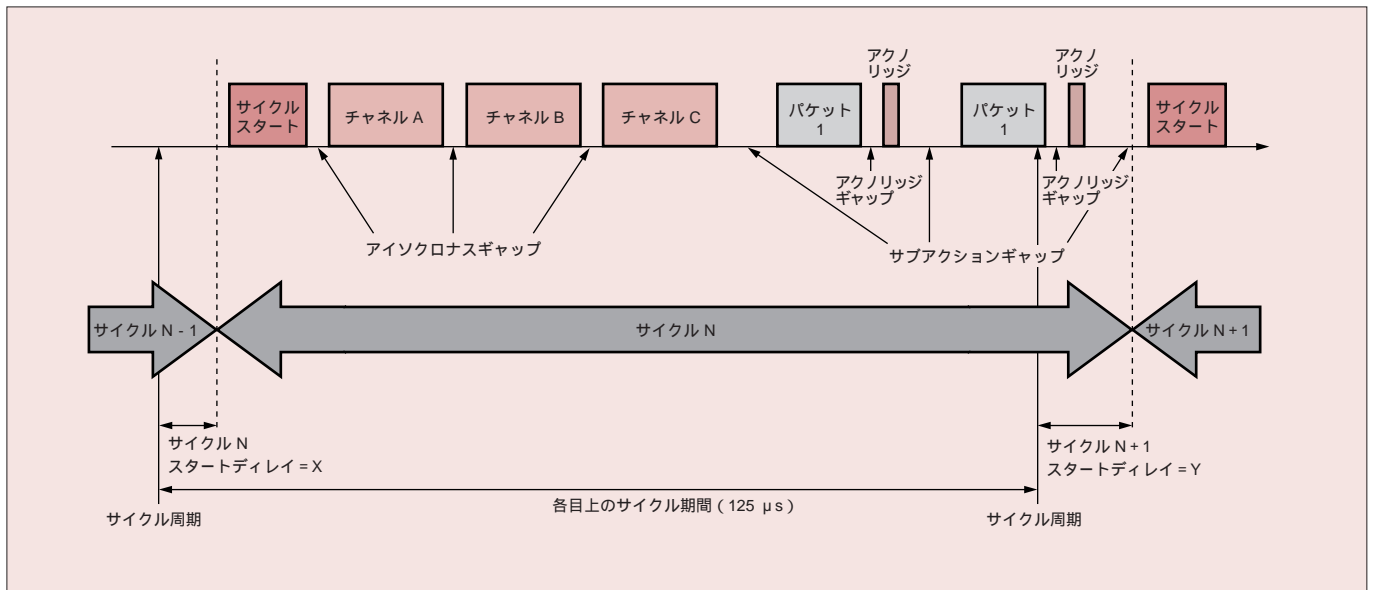


図10 アイソクロナスサイクル



当社製IEEE1394コントローラ

次に、当社におけるIEEE1394シリアルバスコントローラをご紹介します。図11に当社製品ロードマップを示します。

当社のすべての1394LSIは、PHYレイヤとLINKレイヤを1チップに集積しており、実装面積の縮小・低消費電力化を図っています。また、アイソクロナスパケットまたはアシクロナスパケットに対し、ヘッダ部とデータ部の受信時の自動分離、送信時の自動パケットサイズを行っており、転送の連続性を保つことができます。転送レートは100Mbpsと400Mbpsのものがあり、100Mbpsの製品はデジタルビデオカメラに、400Mbpsの製品は主にPCやPC周辺機器に対応しています。

表1・表2に各製品の特長を示します。

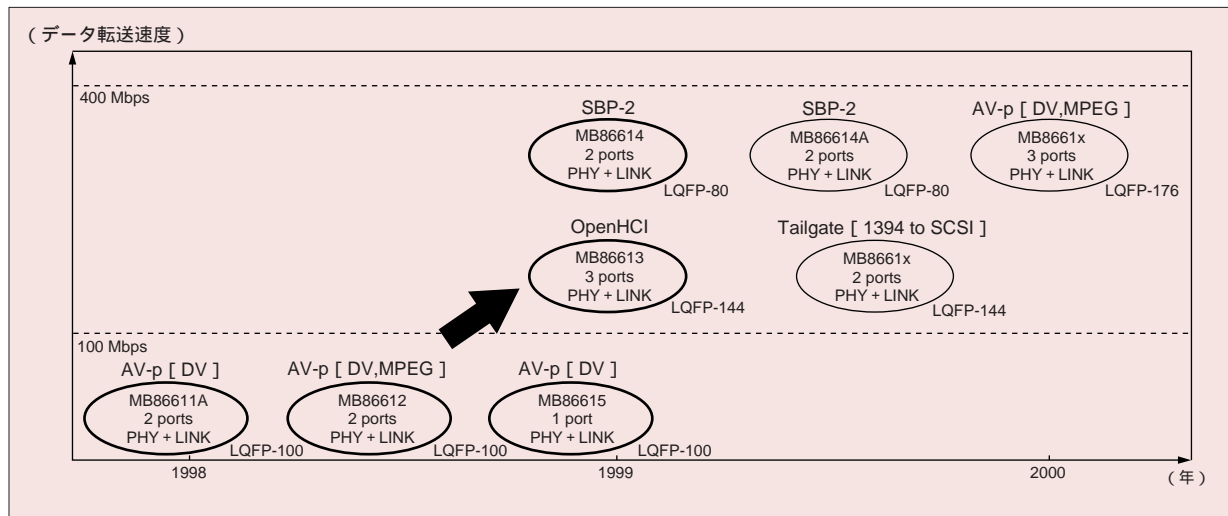
データ転送速度100Mbps対応製品であるMB86611AとMB86615はAVプロトコルのDVデータに、MB86612はAVプロトコルのDVデータおよびMPEG-TSに対応しています。これらの製品は、1394インタフェースでのMPEGおよびDVデータの通信を実現するために、各種の自動処理機能を搭載しています。

図12にDV-over-1394、図13にMPEG-over-1394について示します。

例えばこれらのLSIは、図に示したパケットフォーマット中のCIPヘッダを、パケットの受信時には自動分離し、送信時には自動パケットサイズ化する機能を備えています。

また、タイムスタンプを管理する機能も備えています。AVプロトコルによりタイムスタンプ値は、DVデータおよびMPEG-TSのフォーマット

図11 当社製IEEE1394コントローラのロードマップ



表中のそれぞれSYTフィールド、Source packet headerに記されています。MB86611A、MB86612およびMB86615は、データ送信時にはこれらの自動生成を、受信時にはタイムスタンプの一致検出を行います。それらの動作は、DVデータの場合はフレームごとに、MPEG-TSの場合はパケットごとに行っています。

データ転送速度400Mbps対応製品の1つであるMB86614は、SBP-2対応のRead-chain転送機能を搭載することにより、リード方

向の転送速度を高めていることが大きな特長です。またMB86614Aは、MB86614の機能拡張版であり、Read-chain転送機能に加えてWrite-chain転送機能も備えているため、双方向の転送速度を高めることができます。

今 後

IEEE1394は、デジタル・マルチメディア・データの転送経路として有力視されており、今後もさらなる検討が続けられます。当社のIEEE1394シリアルバスコントローラも、さらに機能の充実を図り、市場のニーズに合わせた製品を展開していく予定です。

表1 当社製IEEE1394コントローラ【100Mbps対応】

項目	MB86611A	MB86612	MB86615
最大転送レート	98 304Mbps(S100)		
ポート数	2		1
対応プロトコル	AV(DV)	AV(DV MPEG)	AV(DV)
FIFO容量	Iso送受信兼用 : 1Kバイト Async送受信専用 : 各128バイト	Iso送受信兼用 : 4Kバイト Async送受信専用 : 各128バイト	Iso送受信兼用 : 1Kバイト Async送受信専用 : 各128バイト
電源電圧	3.3V		
パッケージ	LQFP-100ピン		LQFP-100ピン FBGA-120ピン

表2 当社製IEEE1394コントローラ【400Mbps対応】

項目	MB86613	MB86614	MB86614A	MB8661x	MB8661x
最大転送レート	393 216Mbps(S400)				
ポート数	3	2		3	
対応プロトコル	OpenHCI	SBP-2			AV(DV MPEG)
FIFO容量	Async送信専用 : 1.5Kバイト Iso送信専用 : 1.5Kバイト Async/Iso受信兼用 : 3Kバイト	Iso/Async送受信兼用 : 4Kバイト Async送受信専用 : 各128バイト	Async送受信兼用 : 4Kバイト Async送受信専用 : 各128バイト	Async送受信兼用 : 2Kバイト Async送受信専用 : 各128バイト	Iso送受信兼用 : 4Kバイト×2チャンネル Async送受信専用 : 各256バイト
電源電圧	3.3V			3.3V/5V	3.3V
パッケージ	LQFP-144ピン	LQFP-80ピン FBGA-112ピン		LQFP-144ピン	LQFP-176ピン
備考		Read-chain機能	Read/Write-chain機能	SCSI-1394変換機能	

図12 DV - over - 1394

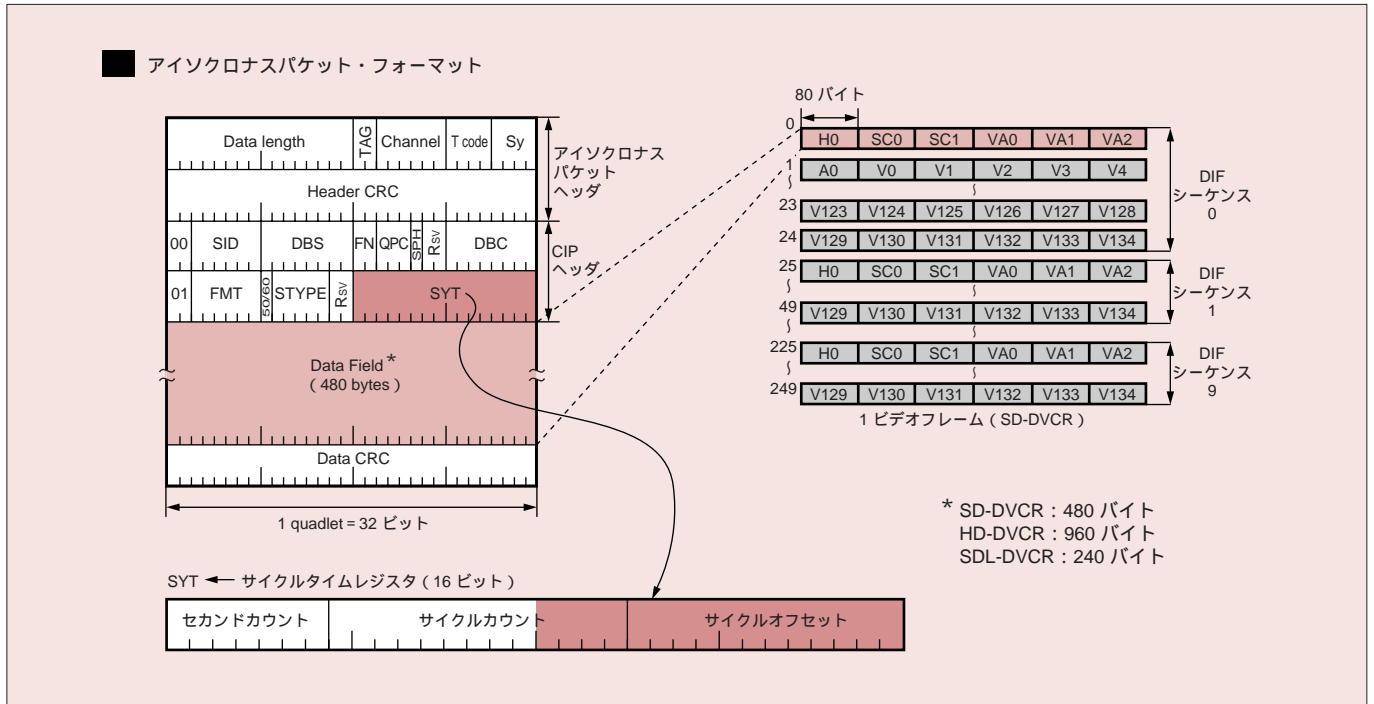


図13 MPEG - over - 1394

