

FR-Vのイメージングソリューション

FR-Vファミリ

VLIWアーキテクチャと強力なメディア処理機能を持つ、次世代マイクロプロセッサFR-Vファミリのイメージング分野向けソリューションをご紹介します。

はじめに

VLIW^{*1}アーキテクチャと強力なメディア処理機能を持つ次世代マイクロプロセッサFR-Vファミリは、プリンタをはじめとするイメージング分野に革新的なソリューションをご提供し、高性能でフレキシビリティに優れた製品を短期間・ローコストで実現します。本稿では、ハードウェアからミドルウェアにわたる、FR-Vのイメージング分野向けソリューションをご紹介します。

イメージング向けFR-Vファミリ

●FR-VファミリとFR500シリーズ

FR-Vファミリは、当社が1999年に発表したVLIWアーキテクチャ採用の組込み型マイクロプロセッサ系列です。VLIWアーキテクチャによる命令の並列実行と、SIMD^{*2}型命令によるデータの並列処理により、ハードウェア物量や動作周波数当たりの処理性能が飛躍的に向上しました。これにより、価格性能比に優れた高性能プロセッサや、性能当たりの消費電力が極めて低いプロセッサを実現できます。

FR-Vファミリとしての最初のインプリメントは、最大4命令同時実行（4ウェイVLIW）が可能なFR500シリーズで行われました。FR500シリーズには、OSやシステム制御、一般アプリケーションの実行に用いられる整数演算ユニットと、画像処理等に用いられる16ビット固定小数点データを最大8つまで同時に演算できるメディア処理ユニット、最大4つまでの単精度浮動小数点データを同時に演算できる浮動小数点ユニットが内蔵されています。

FR500が同時に実行する命令の組（パケット）は、最大2つの整数演算命令と、最大2つのメディア処理命令または浮動小数点演算命令で構成されます（合計は最大4命令）。それぞれの命令の組合せにはほとんど制約がなく、同種類の命令として選択できるものにも制約が少ないので、コンパイラが効率的に並列度の高いパケットを生成できます^{*3}。また、整数演算命令によって用いられるレジスタファイル等の環境と、メディアや浮動小数点命令が用い

る環境が分離されているため、システム制御や一般アプリケーションとメディア処理をマルチタスクで実行しやすい構成となっています。

FR500シリーズは、OS動作やシステム制御、PDLインタープリタ等のアプリケーションを効率的に実行できる汎用マイクロプロセッサでありながら、従来はハードウェアやDSPが必要だった画像処理などでも高性能を発揮します。これにより、汎用マイクロプロセッサ + ASIC（またはDSP）の構成に比べ、高い価格性能比とフレキシビリティが実現できました。中級クラスのコマンドベース^{*4}・カラーレーザビームプリンタにおいて、開発効率の向上とシステムコストの低下を図り、需要の急増と価格低下へ対応する最適なソリューションです。

図1にFR-Vファミリ全体のロードマップを示します。最初のインプリメントであるFR500に始まり、以後は上位・下位展開（FR400）、FR500コアを利用したSoC^{*5}展開を進めていきます。次世代の上位プロセッサは、FR500を拡張して最大8命令実行の8ウェイとともに、動作周波数を向上させてFR500の実質2倍以上のアプリケーション処理能力を達成します。これは、主に上位クラスのコマンドベース・カラーレーザビームプリンタのプラットフォームに最適です。

* 1 : Very Long Instruction Word（超長命令語）。実行前に並列実行可能な命令を抽出しておき、プロセッサはその指示のみに従って実行する形態。対するスーパースカラ方式のプロセッサは、実行時にハードウェアが並列実行可能な命令を判断する。

* 2 : Single Instruction stream, Multiple Data stream。1つの命令で複数のデータに対して同時に演算を施す機構を示す。データ間に依存関係がなく、同じ演算を多くのデータへ施す処理に適している。

* 3 : 同時に利用できる演算器に制限がある場合、並列処理が可能な命令でも同時に実行できないので並列度は上がらない。例えば、乗算命令が同時に1つしか処理できず、ほかには加減算命令という制約がある場合や、あるデータ型の処理命令は同時に1つだけという場合、並列に実行する同種の命令は異なるレジスタファイルを利用する場合など。

* 4 : PCなどアプリケーションの稼動するホストマシンからプリンタへ送るプリントデータが、ページ記述言語（PDL）の形の抽象化されたコマンドで表現される種類のプリンタ。ホスト側でプリントイメージまで扱わないためドライバの処理が軽く、一般に送信データ量が小さい。ただしプリンタ側の処理量が増加する。対する用語はホストベース。

* 5 : System on Chip。システムに相当する規模の回路を1チップに内蔵したもの。特定の顧客やアプリケーションに適応した仕様を持つ。

●FR400シリーズ

FR400シリーズは、2001年3月に発表したFR-Vファミリのローエンドシリーズです。FR500から浮動小数点ユニットを削除し、メディア処理ユニットの演算器を半減させ、同時実行可能な命令を最大2命令としました。演算器の削減による性能低下を防ぐため、演算レイテンシの低減や命令仕様の改良、新規命令の追加を行い、FR500に対する実効的な性能比を66%以上としています。またハードウェア物量の削減により、FR500の2倍以上の価格性能比と1/3の消費電力を実現しました。

図2に、FR400シリーズの最初のチップであるMB93401のブロック図を示します。

FR500シリーズのMB93501が高性能システムを想定し、システムインタフェースに高速専用バスを用いるため外部にバスブリッジが必須であるのに対し、MB93401はROMやASICへ直結可能な使いやすいローカルバスインタフェースを内蔵して外部回路を不要としました。さらにタイマやUART, DMAC, GPIOなど基本的な周辺回路を内蔵しているため、ROMとSDRAMを接続するだけで基本システムが構成できます。

MB93401の機能諸元は次のようになります。

- ・ 整数ユニット：532MIPS
- ・ メディアユニット：2394MOPS
- ・ キャッシュ：命令8Kバイト，データ8Kバイト
データキャッシュはノンブロッキング機構内蔵
- ・ SDRAMインタフェース：最大133MHz，32/64ビット
- ・ ローカルバスインタフェース：16/32ビット
SRAM/ROM直結可能/バスマスタがSDRAMをアクセス可能
- ・ 内蔵周辺回路
省電力機構（クロックギア機能/スタンバイモード）
DMAC：4チャンネル，UART：2チャンネル，タイマ：3チャンネル，

割込コントローラ，GPIO

- ・ 周波数：内部最大266MHz
- ・ コア消費電力：500mW以下（266MHz動作時）
- ・ パッケージ：FBGA288（18mm×18mm）

MB93401は、基準クロックをきめ細かく制御できるギア機能、CPUコア、バス、周辺機能ごとに周波数比を選択できる省電力機能が内蔵されています。これにより、例えば出力画像に依存したプリントエンジンの処理時間を動的に判断し、必要十分なクロック周波数で画像処理を行うことで無駄なアイドルサイクルをなくし、消費電力を最小とすることも可能です。

FR400シリーズは、主にホストベース^{*6}のレーザビームプリンタやコ

図1 FR-Vファミリロードマップ

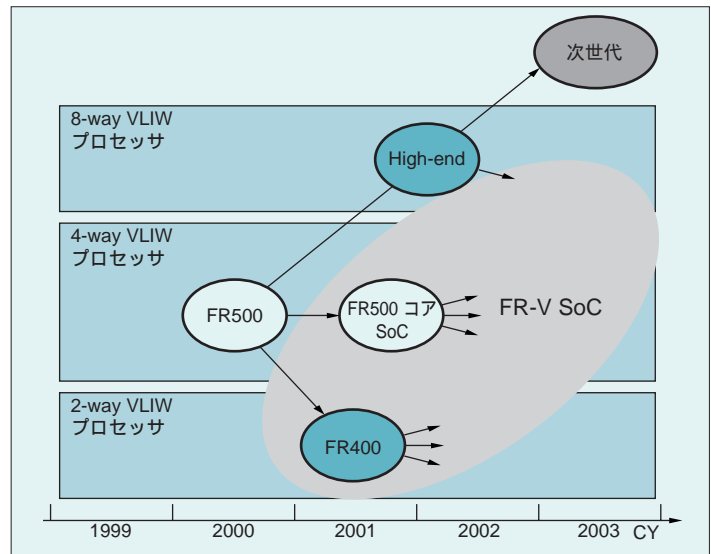
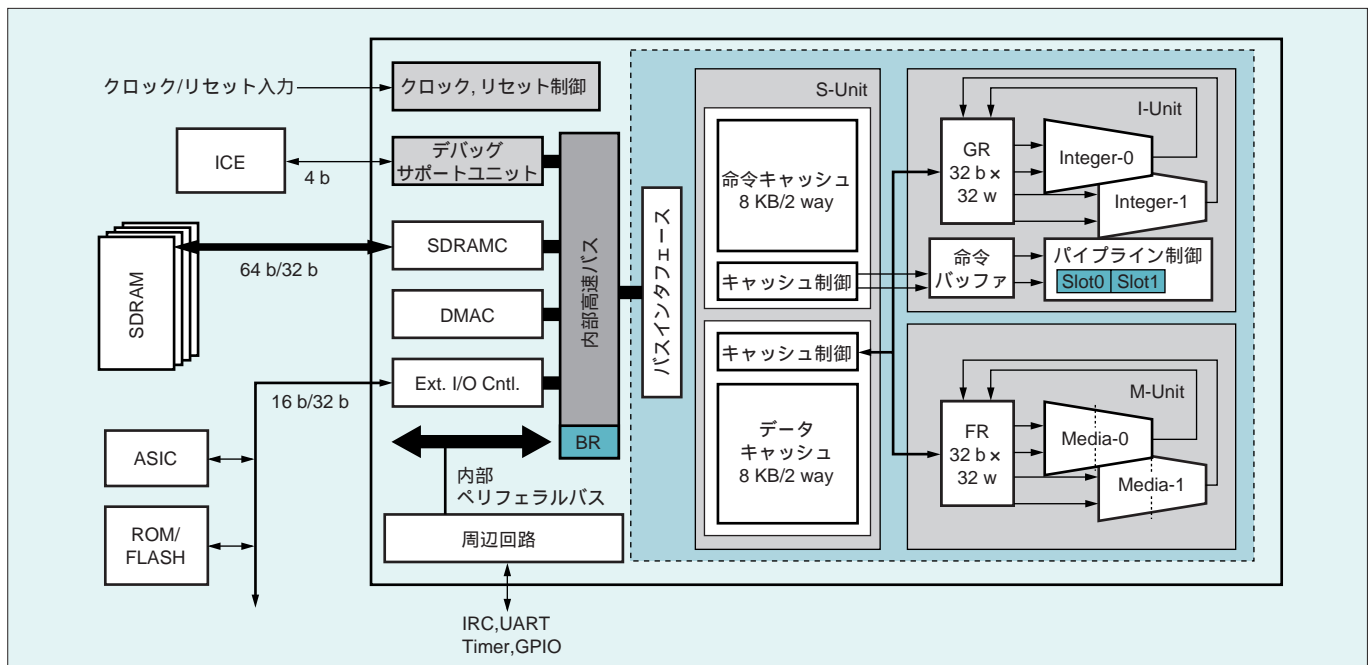


図2 MB93401ブロック図



ピー、ファックス機能を内蔵する多機能プリンタに適したプラットフォームです。また、AV機器に内蔵してシステム制御と同時にJPEGなどのイメージ処理や静止画像処理を実現したり、デジタルカメラやPDAのMPEG4動画入出力機能などに用いることができます。

表1にFR-Vファミリの機能諸元を示します。

* 6 : PDLや画像処理をPCなどホスト側のドライバで処理し、その結果を（圧縮して）得て印刷する形態のプリンタ。プリンタ側の処理は軽くなり廉価なシステムを構成できるが、ホスト側の処理が重くネットワークの負荷が大きくなりやすい。

●SoC展開

今後は、より一層のシステム小型化・低消費電力化・製造コストの低減を図るため、FR-VファミリのCPUコアとイメージングシステムに必要な周辺回路を内蔵したSoCをご提供します。特にFR400は、そのコンパクトなCPUコアを活かして多くの回路リソースを1チップに集約できるので、大幅なシステムコストの削減を期待できます。

FR-VのSoC実現にあたっては、ハードウェアとソフトウェアの最適

分担が重要課題となります。FR-Vのメディア処理能力により、従来はハードウェアが処理していた画像処理などをソフトウェア化して内蔵ハードウェアの物量を削減したり、より柔軟な処理形態を採用することができます。また、SoCに内蔵するハードウェアは、高性能メモリ（SDRAM）をCPUと共有することで個別に必要としていた小容量RAMが不要となったり、高速な内部バスでインタフェースできるため、ソフトウェアを効率的にアシストすることが可能です。

図3にFR-VのSoC構成例を示します。

イメージングシステムへの取組み

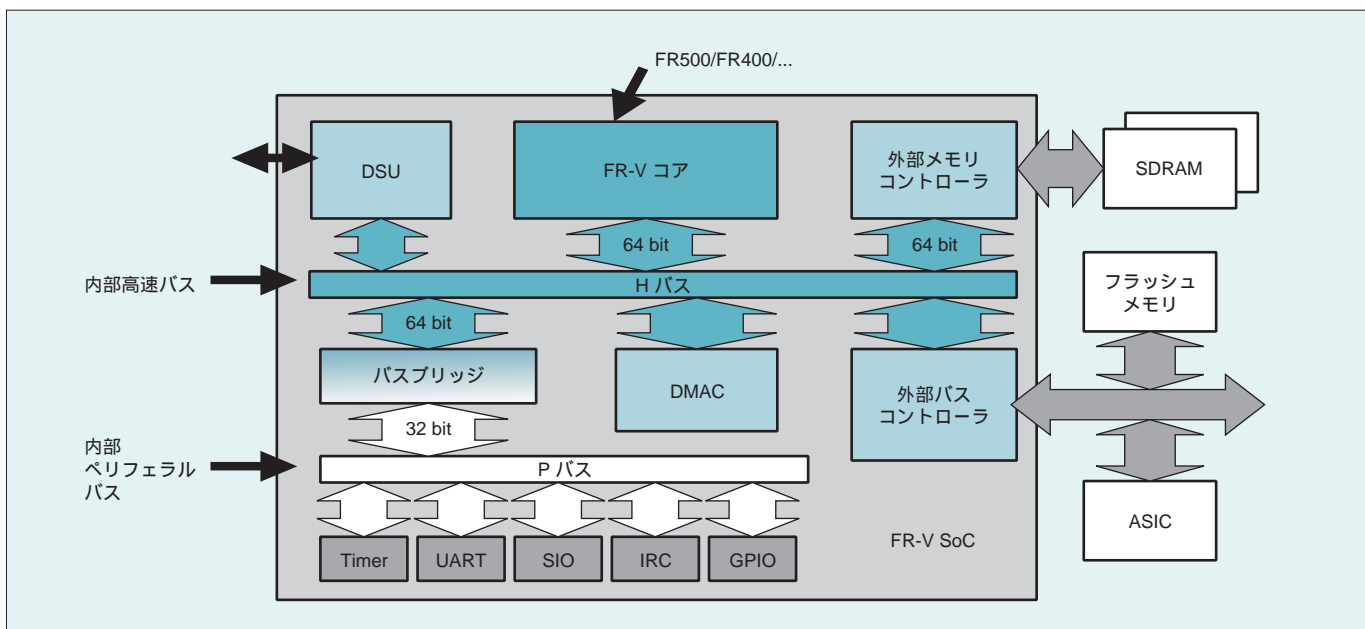
●IPS™2000デモンストレーション

アプリケーションからプリンタへ印刷を指示する際は、プリンタの機種や仕様に依存しないで印刷内容を表現するため、ページ記述言語（PDL）というプログラム言語の一種が用いられます。PDLには、印刷するページの形態や文字・画像についての情報、図

表1 FR-Vファミリの機能諸元

項目	FR500	FR400
VLIW発行命令数	4way (I, I, F, F, M, M, B, B)	2way (I, I, M, M, B)
レジスタ	32b × 64w(5R/4W)	32b × 32w(5R/3W)
キャッシュ	命令 : 16KB/4way (1RW/1R) データ : 16KB/4way (1RW/1R) デュアルロード/シングルストア, ノンブロッキング	命令 : 8KB/2way (1RW) データ : 8KB/2way (1RW) シングルロード/シングルストア, ノンブロッキング
ピーク性能 32b 整数ユニット 16b メディアユニット 32b 浮動小数点ユニット	@266MHz 532MIPS(I, I) 4256MOPS(4MAC × 2) 1064MFLOPS(2SP × 2)	@266MHz 532MIPS(I, I) 2394MOPS(2MAC × 2 + ADD) FPU N/A
コア消費電力	1.5W @ 1.8V ,266MHz	500mW @ 1.8V ,266MHz
テクノロジー	0.18μm/5LM	0.18μm/5LM

図3 FR-VのSoC構成例



形の描画手順などが、出力機器に依存しない形式で表現できるよう文法が決められており、アプリケーションは印刷内容をその文法に従って記述します。

著名なPDLとしては、米国アドビシステムズ社が開発したPostScript®言語があります。また、プリンタ製造者が自社プリンタの標準として開発したPDLも複数存在し、大手プリンタ製造者のPDL仕様の中には他社プリンタでも利用できる業界標準PDLとなっているものもあります。

PDLを用いて印刷を行うには、言語を解釈・実行するインタープリタによってプリントイメージを生成しなければなりません。さらには、実際に印刷するプリントエンジン（トナーやインクを使って紙に色をつける装置部分）の仕様に合わせて、生成されたプリントイメージをビットマップに変換する必要があります。プリントエンジンは、印刷可能な密度で階調、色の情報を並べたビットマップを与えられてはじめて、その指示どおりに紙へ色を着けることで印刷を実行できます。その意味で、PDLインタプリタはプリンタ向けソリューションにとって中核的な機能を担うものです。

そこで、FR-Vイメージングソリューションの一環としてFR500にPDL処理系を移植し、PDL入力をビットマップで印字できるデモンストレーションを開発しました。これは、米オークテクノロジー社のPostScript Level 3 互換のインタプリタであるIntegrated Print Systems™（以下IPSTM）を、アイドック株式会社の協力により移植したものです。

図4にデモンストレーションを行うシステム構成を示します。IPSIはFR500のVxWorks上で動作しており、VxWorksはホストマシンのTornadoシステムと連携しています。システムはプリンタ動作の基幹部分をそのまま実行しており、メモリ上のプリントデータを処理してプリントイメージのビットマップを出力します。このビットマップは、CMYK*7構成のA4サイズ600dpiであるため、最終的な出力が確認できるよう、RGBへの変換とサイズ縮小後にディスプレイへ表示しています。

* 7 : C=シアン, M=マゼンタ, Y=イエロー, K=ブラックで、減色混合の3原色と黒色を示す。プリンタはインクにより減色混合を行うので、一般的なRGBの加色混合の3原色データとは色変換が必要になる。カラーインクの消費を抑えて発色をよくするため、黒色だけは別途用意されるのが普通。

● 画像処理デモンストレーション

入力画像へさまざまな処理を施し、必要な画質やサイズ、階調、色要素を得る過程が一般的な画像処理です。プリンタやコピー装置においては、アプリケーションやセンサから得られたイメージに画像処理を施すことで、適切な画質やサイズで印刷をすることが可能となります。画像処理次第で、プリントエンジンの限界を超えた画質を実現したり、同じ画質をより低コストのエンジンで実現することもできます。画像処理は、イメージングシステムの生命線である画質を左右する重要処理といえます。

そこでFR-Vのイメージングソリューションとして、次のような画像処理デモンストレーションを準備しました。これらはそれぞれ単体でも動作し、汎用的に利用できるライブラリです。

- ・空間フィルタ：平滑化フィルタ（マスクサイズ5 x 5）
- ・解像度変換：縦横141%拡大
- ・色変換：RGB入力をCMYKへ変換し、変換*8を施す
- ・誤差拡散：32ビットCMYKを2値化*9

* 8 : 出力装置の発色特性は、一般にデータと比例関係にならない。これを補正するため、非線形特性に入力データを変換する操作が変換。

* 9 : 階調のない出力。印字するかしないかだけを制御する。

図5に、このデモンストレーションを実行するシステム構成を示します。一連の画像処理プログラムはホストのPCからダウンロードされ、メモリ上の入力画像を処理しながら途中結果と最終出力を画面に表示していきます。

図4 IPSTM2000デモンストレーションシステム

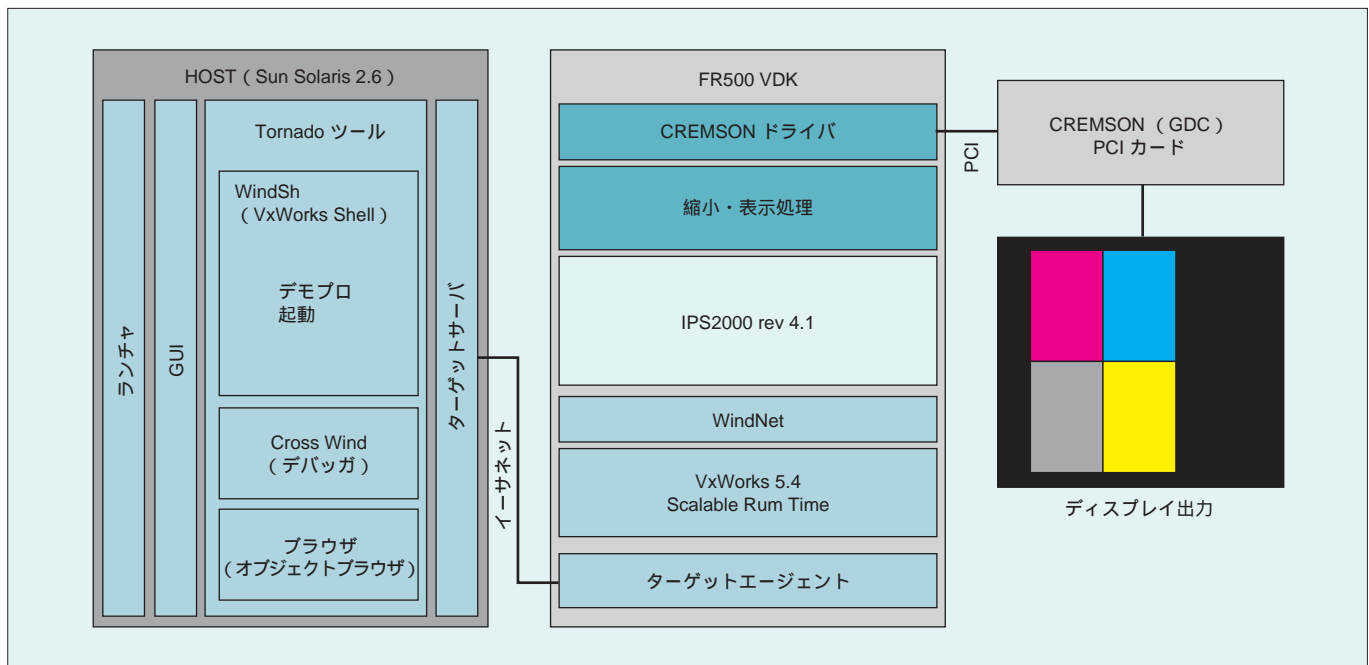


図5 画像処理デモンストレーションシステム

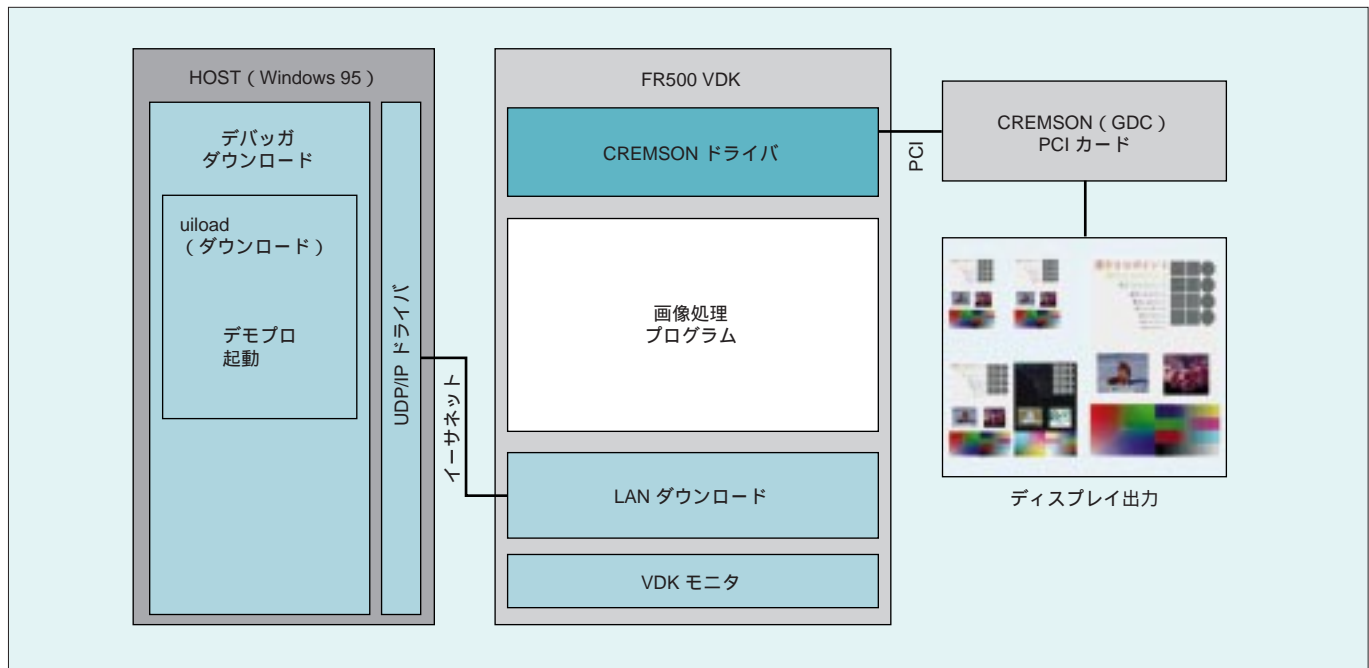


図6に、途中結果として空間フィルタの入力と出力を並べた図を示します。出力画像の輪郭がぼけており、平滑化が施されたことがわかります。

図7に色変換の結果を示します。元画像のRGBがそれぞれCMYへ変換されていることがわかります。

図8に、誤差拡散の結果としてフルカラー画像が2値画像へ変換された図を示します。最終結果の表示を行うため、CMYKをRGBに再変換しています。

今後の課題

今回はFR-Vのイメージングソリューションとして、イメージング用のプロセッサファミリと基幹処理のデモンストレーションシステムをご紹介しました。最後に次の2点をイメージングソリューションの今後の課題に挙げ、まとめとします。

図6 空間フィルタの実施例



図7 色変換の実施例

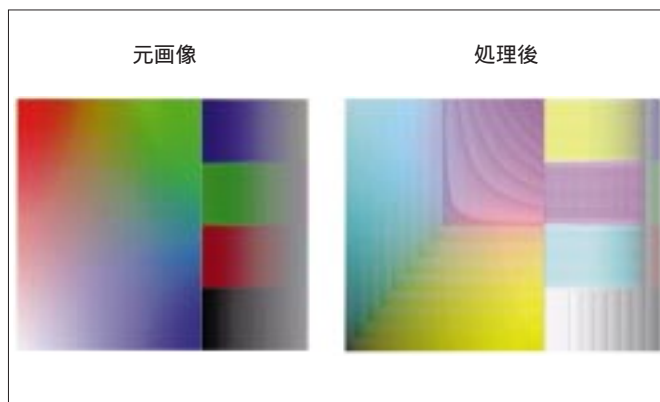
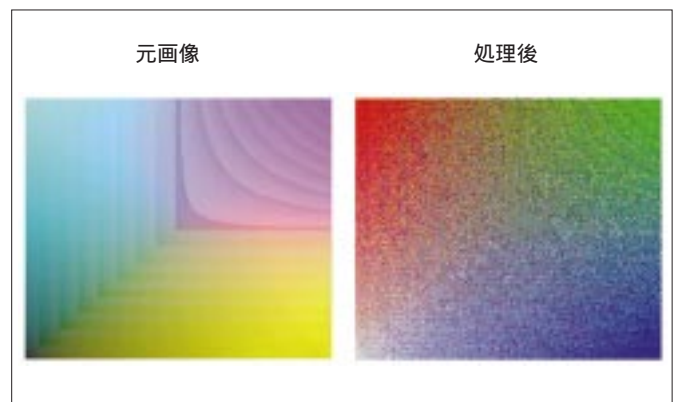


図8 誤差拡散の実施例



●性能向上

より高速で高品位なプリンタ，低価格化しても性能・機能は向上させた多機能プリンタなど，いずれにおいても性能の向上は不可欠です。特にFR-Vのイメージングソリューションはソフトウェアの処理に基盤を置くだけに，プロセッサの性能向上とアプリケーション，ライブラリのチューニングは欠かせません。

そこでFR-Vファミリでは，ハードウェアとして高性能なコアの開発と従来製品の改良を続けるとともに，プログラムチューニングに必要な開発環境の整備，高度にチューニングされたライブラリのご提供を推進していきます。

今回ご紹介したデモンストレーションで利用されているライブラリにおいても，実機における厳しい環境（例えばマルチタスクで割り込みが多発）でも性能が維持できるよう，チューニングと評価を継続していきます。

また，プロセッサやSoCが単に高速化しただけで利用が難しくなるとは本末転倒であり，内部動作が高速化してもシステム性能の向上に貢献がなければ意味がありません。その意味で，職人芸が必要になる特殊なアーキテクチャや単調な周波数の向上は避け，アプリケーションが本当に必要とする能力を強化していきます。

●次世代プリンタへの対応

プリンタの新たなトレンドとして，家庭におけるAV機器連携やインターネットの利用が構想されています。さらには，家庭内ネットワークに接続されることで，どこからでも印刷データを送る/得ることが可能となる構想もあります(図9)。

こうした次世代プリンタを実現するには，プリンタに用いられてきた技術だけではソリューションが完成しません。JPEGやMPEGに代表されるデジタルビデオやそのセキュリティ技術，ネットワークとのコネクタビリティが不可欠です。現時点では，全容が明確になっていませんが，今後のトレンドを敏感につかみ，FR-Vの利点を活かしたソフトウェアソリューションをご提供していきます。

* PostScriptはAdobe Systems Incorporated(アドビシステムズ社)の商標です。

* Integrated Print SystemsとIPSはOak Technology, Inc(オーク社)の商標です。

図9 次世代プリンタ (Internet Printer) の構想

