

大容量メモリ向けDS-FBGAパッケージ

マルチメディア機器の小型化・軽量化・大容量化の要求に対し、パッケージング技術による解決方法として、DS-FBGAについてご紹介いたします。

はじめに

近年の携帯型マルチメディア機器の発展に伴い、これらの小型化・軽量化・高機能化・高性能化がますます強く要求されるようになってきました。音楽データ、画像データを取り扱う記録媒体においても、小型化・軽量化・大容量化が強く求められています。しかし、新規のLSIチップの開発は、開発期間の長期化、開発コストの増大、大容量化によるチップサイズの拡大などの課題があります。この課題に対し当社はDS-FBGAで、パッケージング技術からの1つの解決方法をご提案します。DS-FBGAは、複数のLSIチップを1つのパッケージ内に実装し、小型化・大容量化の要求に対応したマルチチップパッケージ（MCP：Multi Chip Package）です。

本稿では、メモリストック向けに開発したMBM30LV0128を2個搭載したDS-FBGAの基本構造、特長、パッケージング技術、

信頼性についてご紹介します。また、今後の大容量メモリ用パッケージについてもご提案します。

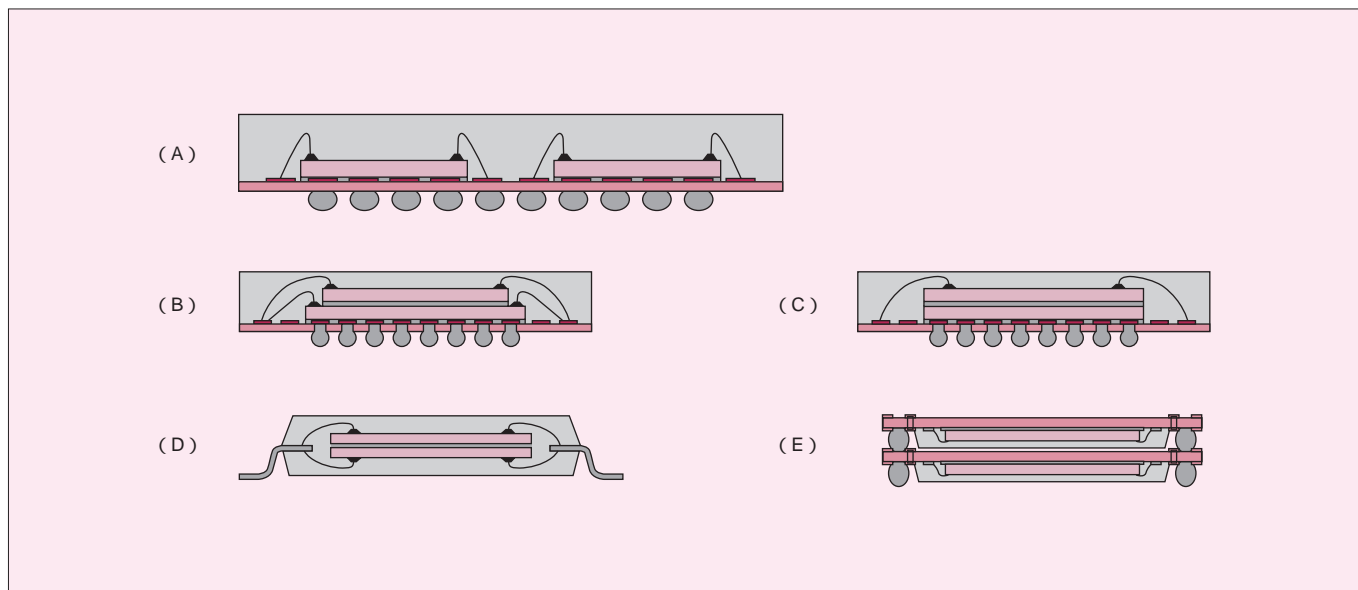
パッケージ構造の検討

小型化・大容量化に対応するため、まずパッケージ構造について検討を行いました。

図1に代表的なMCPのパッケージ構造を示します。

実装面積を抑えるためには、チップを3次元的に積層するタイプを考える必要があります。チップを縦積みにしたチップスタックタイプ（B）は実装面積を小さくできますが、同一/近似サイズのチップを積み重ねることは困難です。もちろん、フリップチップ技術を利用すれば（C）のような2段重ねは可能ですが、現時点ではコストや製造設備に課題があります。また、リードフレームタイプ（D）のチップ両面搭載はミラーチップが必要になります。パッケージスタックタイ

図1 代表的なMCP構造



プ(E)は同サイズチップを積層できますが、インタポーザの使用数が多くなり部材コストのアップにつながります。

以上の点を考慮して、パッケージ構造はインタポーザにチップを両面実装したDS-FBGA (Double Side - FBGA) に決定しました。

基本構造

図2にDS-FBGAの断面構造を示します。

高さ方向の寸法を最適化し、各組立て工程において薄型技術を開発・採用することにより、取付け高さ1.2mm (最大) を実現しました。内部の構成は次のようになります。

- **インタポーザ**：両面配線したガラエボ基板
- **チップ**：基板両面に搭載。厚さ140 μm
- **内部接続**：Auワイヤで低ループ接続
- **樹脂封止**：片面400 μm以下の薄型封止
- **外部端子**：ファンアウト構造で半田ボールを使用

特長

● 同一/同サイズチップ対応

インタポーザの両面にチップを搭載することにより、同一チップ2個を1パッケージ内に実装しました。

● ミラーチップが不要

同一チップを基板の両面にフェースアップで実装するとPAD配線が逆になります。しかし、2層配線基板を使用して基板内で引回しを行うため、上下チップの同端子が接続可能となりミラーチップが不要です。

● 取付け高さ：1.2mm (最大) 以下

スタックMCPで開発した薄ウェハ研削技術、低ループワイヤ技術などの要素技術を用いて、TSOPと同様の取付け高さ1.2mm (最大) を実現しました。

● 反りが小さい

インタポーザを中心に表裏対称構造で応力のバランスが取れているため、反りがほとんどありません。

● 低コスト

既存のインフラがそのまま使用できるため、低コストを実現できました。

● 大容量化・システム化への対応

パッケージスタックにも対応できる構造になっており、さらなる大容量化に対応できます。また、MCP技術を応用したチップの多段化も検討しています。

パッケージング技術

図3に、組立て工程と各工程のキーテクノロジーのフローを示します。

パッケージング技術のポイントは、基板両面に薄型パッケージング (片面樹脂厚さ：400 μm以下) することです。薄型パッケージングになるように、各部材ごとの厚さの最適化を行いました。

信頼性

● 評価サンプル

- ・ ボール数：40
- ・ ボールピッチ：0.8mm
- ・ パッケージサイズ：17mm x 13mm
- ・ チップサイズ：15mm x 10mm

● 耐リフロー性評価

DS-FBGAは、IRリフロー (×2回) 後もパッケージクラックやチップ表面剥離等の不良が発生せず、従来パッケージと同等の耐リフロー性があることを確認しました。今後の環境問題におけるPbフリー化へ対応するため、260 ℃リフローにも耐えられる材料の開発も行っています。

図2 DS-FBGA断面構造

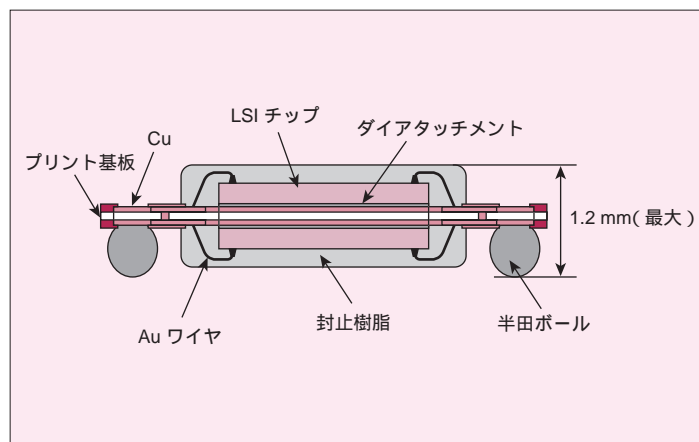
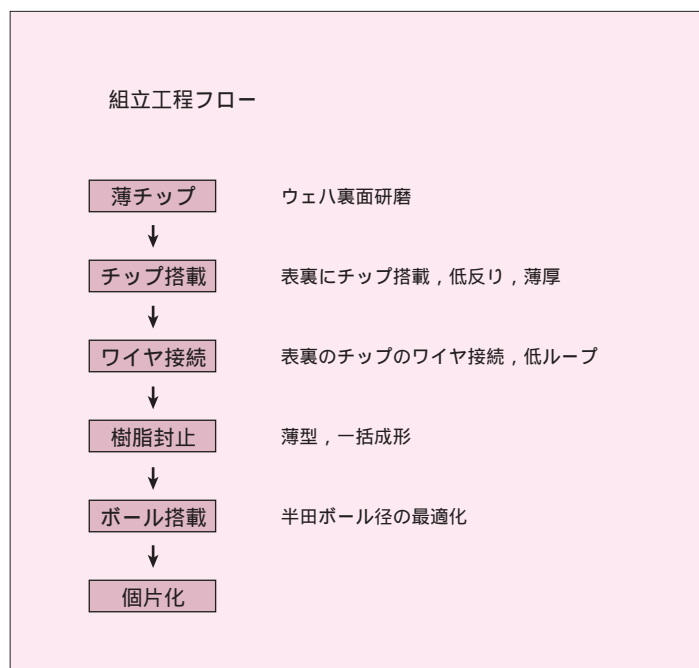


図3 組立て工程とキーテクノロジー



●単体としての信頼性評価

表 1 に単体信頼性試験結果を示します。この結果から、FBGAと同等の信頼性があることを確認しました。

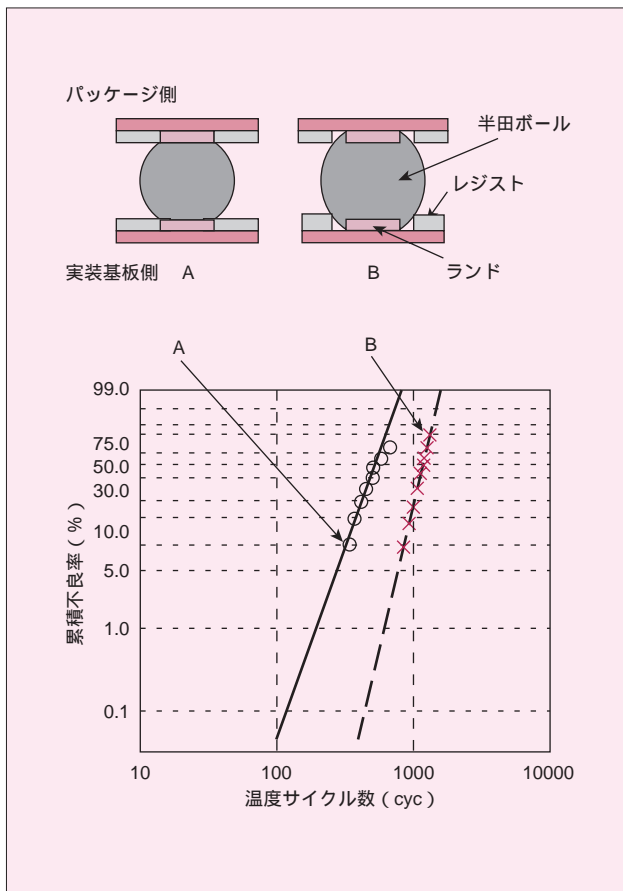
●2次実装信頼性

図 4 に2次実装信頼性に及ぼすランド仕様の影響を示します。

一般に、BGAタイプのパッケージは実装後の信頼性が重要な開発ポイントになります。試験結果から、ランド仕様B（レジスト逃げ）はランド仕様A（レジストオーバー）と比べて実装信頼性が優れていることが確認できました。これらの結果から、基板ランド仕様を決定しました。

また、メモリスティックに実装後の評価も行ったところ、ランド仕様B（レジスト逃げ）は落下試験に弱いことが分かりました。温度サイクル性と機械的信頼性を両立させるため、パッケージ側のランド仕様はレジスト開口部まで引出し線を太くする工夫を行いました。その結果、以前のランド形状に比べて落下試験もクリアできることを確認しました。

図 4 2次実装信頼性に及ぼすランド仕様の影響



まとめ

図 5 に今後のメモリ向けパッケージを示します。

DS-FBGAは、小型で大容量のメモリ向けパッケージとして、低コストで同一チップのMCP化を実現しました。今後はさらなるメモリ大容量化を目指し、チップの多段化やパッケージ積層などの開発を進めていきます。

表 1 単体信頼性試験結果

試験項目(条件)	試験時間	個数	不良個数
T/C(- 65 ~ 150)	1000C	20	0
PTH(121 ,85%)	504h	20	0
PTH(121 /85%/3V)	192h	20	0
TH(85 /85%/3V)	504h	20	0

図 5 今後のメモリ向けパッケージ

