

3チャンネルDC/DCコンバータIC MB39A112

パルス幅変調方式(PWM方式)、最大発振周波数2.6MHzの3チャンネルDC/DCコンバータICです。TSSOP-20Pパッケージに3チャンネルを内蔵し、チャンネルごとにコントロール、ソフトスタートが可能で、ADSLモデムなどの内蔵電源に最適です。

概要

昨今のADSLの普及率には目覚ましいものがあります。そのため当社では、ADSLなどの内蔵電源ICの製品開発に力を注いでいます。そして今回、当社は高周波対応の3チャンネルDC/DCコンバータIC「MB39A112」を開発しました。

ADSLの高速化に伴い、高速スイッチングの内蔵電源が要求されています。本製品は、パルス幅変調方式(PWM方式)、最大発振周波数2.6MHzの3チャンネルDC/DCコンバータICで、ダウンコンバージョンに適しています。TSSOP-20Pパッケージに3チャンネルを内蔵し、チャンネルごとにコントロール、ソフトスタートが可能です。出力部用定電圧バイアス回路を内蔵しており、高周波で高効率なDC/DCコンバータが実現できます。また、電源投入時の突入電流や、出力短絡時の過電流を防止するため、ソフトスタート回路、タイマラッチ式ショート検出回路を内蔵しています。本製品はADSLモデムなどの内蔵電源に最適です。

特長

- 降圧方式に対応(CH1～CH3)
- 電源電圧範囲：7V～25V
- 誤差増幅器スレッシュホールド電圧：
1.0V \pm 1%(CH1), 1.23V \pm 1%(CH2, CH3)
- 発振周波数範囲：250kHz～2.6MHz
- 負荷依存のないソフトスタート回路内蔵
- タイマラッチ式短絡保護回路内蔵
- Pch MOS FET対応トータムボール形式出力段内蔵
- 出力部用定電圧(VCCO-5V)バイアス回路内蔵
- パッケージ：TSSOP-20P

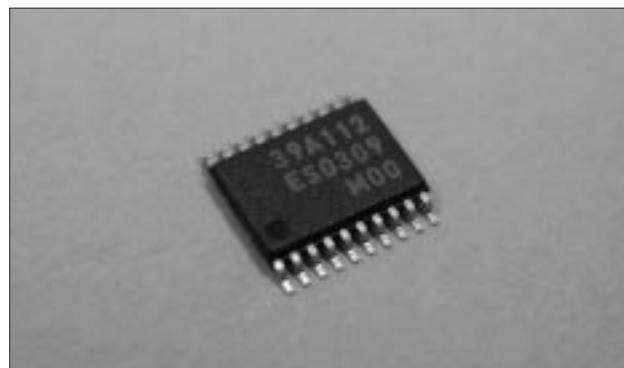


写真1 外観

回路構成

図 1 に端子配列図、図 2 にブロック図を示します。
本製品は次の機能ブロックで構成されています。

DC/DCコンバータ機能

●三角波発振器部

CT端子、RT端子に、それぞれタイミング用のコンデンサと抵抗を接続することにより、CT(振幅2.0V ~ 2.5V)の三角波発振波形を発生します。三角波発振波形は、IC内部のPWMコンパレータに入力されます。

●誤差増幅器部(Error Amp1 ~ Error Amp3)

誤差増幅器は、DC/DCコンバータの出力電圧を検出して、PWM制御信号を出力します。誤差増幅器の出力端子から反転入力端子への帰還抵抗とコンデンサの接続により、任意のループゲインが設定できるため、システムに対して安定した位相補償ができます。

各チャンネルのCS端子に容量を接続することにより、電源起動時の突入電流を防止できます。ソフトスタート検出を誤差増幅器で行うことで、DC/DCコンバータの出力負荷に依存しない一定のソフトスタート時間で動作します。

●PWM比較器部(PWM Comp.)

入出力電圧に応じて出力デューティをコントロールする電圧 - パルス幅変換器です。誤差増幅器出力電圧が三角波電圧より高い期間に出力トランジスタをオンさせます。

●出力部(Drive)

出力部は、トータムポール形式で構成しており、外付けPch MOS FETを駆動することができます。

●バイアス電圧部(VH)

出力回路の最低電位としてVCCO-5V(標準)を出力します。

チャンネルコントロール機能

CS1 ~ CS3端子の電圧設定により、各チャンネルのオン/オフを設定します。

表 1 に各チャンネルのオン/オフ設定条件を示します。

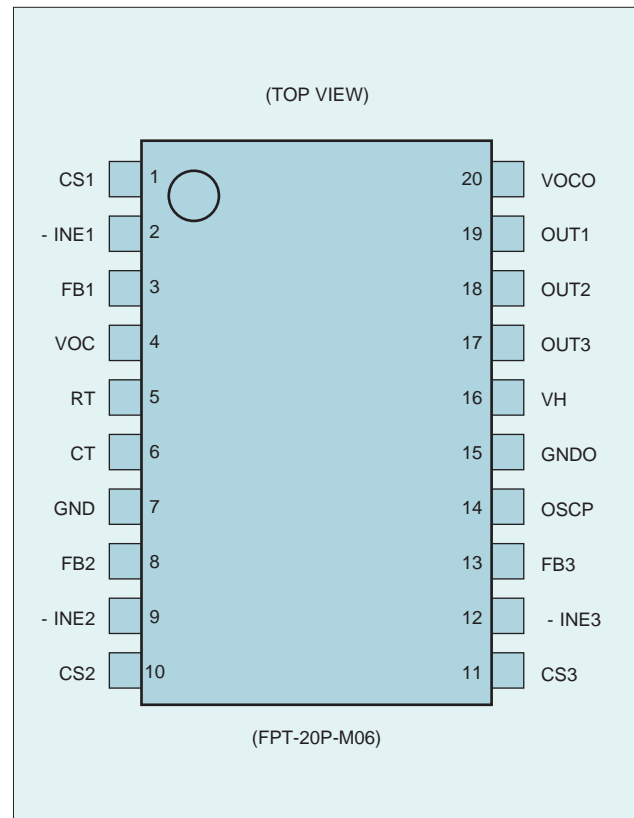
保護回路機能

●タイマラッチ式短絡保護回路部(SCP)

各チャンネルは、ショート検知コンパレータ(SCP Comp.)で、誤差増幅器の出力レベルを基準電圧と常に比較しています。

DC/DCコンバータの負荷条件が全チャンネル安定している場合は、ショート検知コンパレータの出力は“ L ”レベルとなり、CSCP端子は“ L ”レベルに保持されます。負荷条件が負荷短絡などで急激に変化して出力電圧が低下した場合は、ショート検知コンパレータ出

図 1 端子配列図



力が“ H ”レベルとなります。すると、CSCP端子に外付けされた短絡保護容量Cscpに充電を始めます。容量Cscpがスレッショルド電圧(VTH 0.72V)まで充電されるとラッチをセットし、外付けFETをオフ(休止期間を100%)させます。このときラッチ入力はクローズされ、CSCP端子は“ L ”レベルに保持されます。なお、電源(VCC)を遮断すれば、タイマラッチ式短絡保護回路のラッチを解除できます。

●低VCC時誤動作防止回路部(UVLO)

通常電源投入時の過渡状態や電源電圧の瞬時低下は、コントロールICの誤動作を誘起してシステムの破壊や劣化を招きます。このような誤動作を防止するため、低VCC時誤動作防止回路は電源電圧レベルを検出し、出力FETをオフして休止期間を100%にするとともに、CSCP端子を“ L ”レベルに保ちます。電源電圧が低VCC時誤動作防止回路のスレッショルド電圧以上になれば、システムは復帰します。

ソフトスタート機能

●ソフトスタート部(CS)

各チャンネルのCS端子に容量を接続することにより、電源起動時の突入電流を防止できます。ソフトスタート検出を誤差増幅器で行うことで、DC/DCコンバータの出力負荷に依存しない一定のソフトスタート時間で動作します。

図2 ブロック図

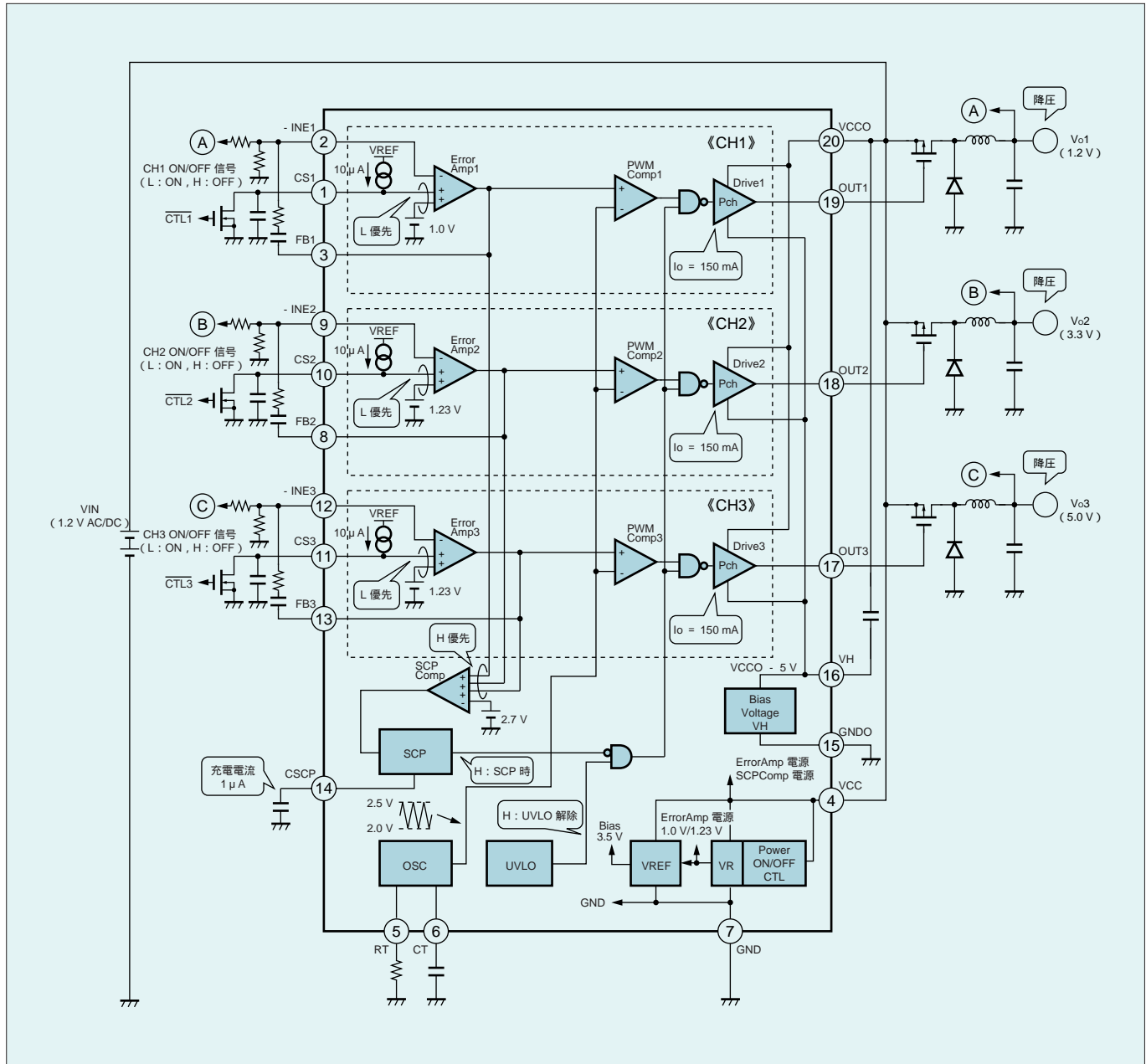


表1 各チャンネルのオン/オフ設定条件

CS1	CS2	CS3	Power	CH1	CH2	CH3
GND	GND	GND	ON	停止	停止	停止
HiZ	GND	GND	ON	動作	停止	停止
GND	HiZ	GND	ON	停止	動作	停止
GND	GND	HiZ	ON	停止	停止	動作
HiZ	HiZ	HiZ	ON	動作	動作	動作