

# 1チップ 10Gビット イーサネットスイッチ MB87Q3050

世界初の、1チップの10Gビット イーサネットスイッチです。本製品により、システム全体の大幅な高密度化・低コスト化が可能です。

## 概要

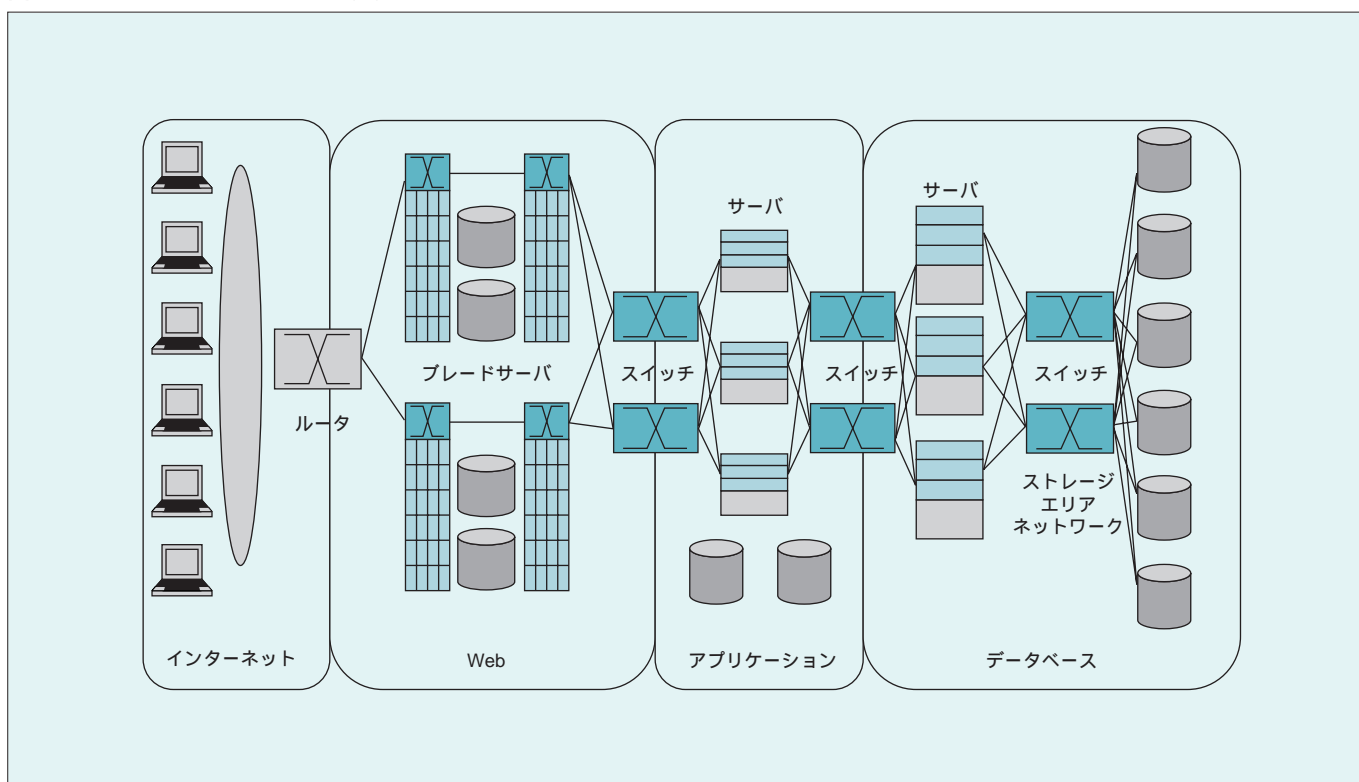
高速サーバや大容量ストレージをネットワークで接続し、柔軟で信頼性の高いシステムを構築するために、高性能で汎用性のあるインターコネクが求められています。その要求に応える標準インターコネクとして、10Gビット イーサネットが注目されています。

しかし、従来の10Gビット イーサネットのスイッチは、広域ネットワーク用の大規模な装置が一般的で、物理的サイズやスイッチ遅

延時間が大きく、かつ高価です。このため、サーバを1つの筐体に集約するブレードサーバやサーバ、ストレージ間をつなく、小型・低コストで、遅延時間も小さなスイッチが強く求められています（図1）。

そこで当社は、最先端CMOSテクノロジーとCMOS高速インタフェース技術を活かし、世界で初めて、12ポートの10Gビット イーサネットスイッチチップ「MB87Q3050」を開発しました。本製品により、10Gビット イーサネットスイッチがフオンボードで実装できるようになり、システム全体の高密度化・低コスト化が可能となりました。

図1 10Gビット イーサネットの応用



## 特 長

表 1 に主な仕様を、図 2 にチップ写真を、図 3 に内部ブロックを示します。

本製品の主な技術的特長は次のとおりです。

### ●12ポートの10Gビットイーサネットスイッチを1チップに集積

レイヤ2でのスイッチングを基本機能とし、共有メモリとポート間を接続する、クロスバススイッチの構成方式・制御方式を新たに開発しました。スイッチング処理に必要な高速バッファメモリや高速I/Oマクロを含め、12個の10Gビットイーサネットポートを1チップに集積しています。

### ●240Gビット毎秒の高い帯域幅を実現

チップ上の複数のメモリブロックを効率良く利用して、高速・大容量で多ポートの共有メモリをチップ上に実現する新たな方式(マルチポートストリームメモリ)を開発しました(図4)。この高性能共有メモリにより、10Gビットイーサネットポート12個が読み出し/書き込みの2つの動作を同時に実行できる、240Gビット毎秒の高いバンド幅を実現しました。

### ●遅延時間を大幅に低減

到着したパケットを短い遅延時間で出力側に送るために、共有メモリの新しいスケジューリング制御方式を開発しました。これにより、従来は数 $\mu$ s以上かかったスイッチの遅延時間を450nsと大幅に短縮できました。

表 1 主な仕様

| 項目         | 仕様  |
|------------|---|
| ポート数       | 12個                                       |
| インタフェース    | IEEE802.3ae XAUI*                         |
| スイッチスループット | 240Gビット毎秒                                 |
| スイッチ遅延時間   | 450ns(無負荷時)                               |
| スイッチング方式   | カットスルー/ストアアンドフォワード                        |
| MACアドレス    | 8Kエントリー                                   |
|            | 自動学習とエージング                                |
| VLAN       | IEEE802.1Q 対応                             |
|            | 多重VLAN対応                                  |
| QoS        | IEEE802.1D(4優先度)                          |
| マルチキャスト    | MACマルチキャスト対応                              |
| ジャンプフレーム   | 最大9Kバイト                                   |
| スパニングツリー   | IEEE802.1D対応                              |
| フロー制御      | IEEE802.3ae全二重                            |
| ポートミラリング   | 対応  |
| ネットワーク管理   | RMON, SMON統計情報                            |
| CPUインタフェース | Motorola MPC860/バス                        |
| 内部動作周波数    | 312.5MHz                                  |
| パッケージ      | FC-BGA( flip chip BGA )728ピン, 35mm x 35mm |
| 動作電圧       | 1.2Vおよび2.5V                               |
| テクノロジー     | CMOS 0.11 $\mu$ m                         |
| 消費電力       | 15W(標準)                                   |

\*XAUI : X( 10 ) gigabit Attachment Unit Interface

## 評 価

評価用として、リファレンススイッチボードをご提供します( 図5 )。  
 本ボードはスイッチソフトウェアを搭載しており、10Gビットイーサネット  
 インタフェースを持つ機器との相互接続試験が容易に行えます。

図2 チップ写真

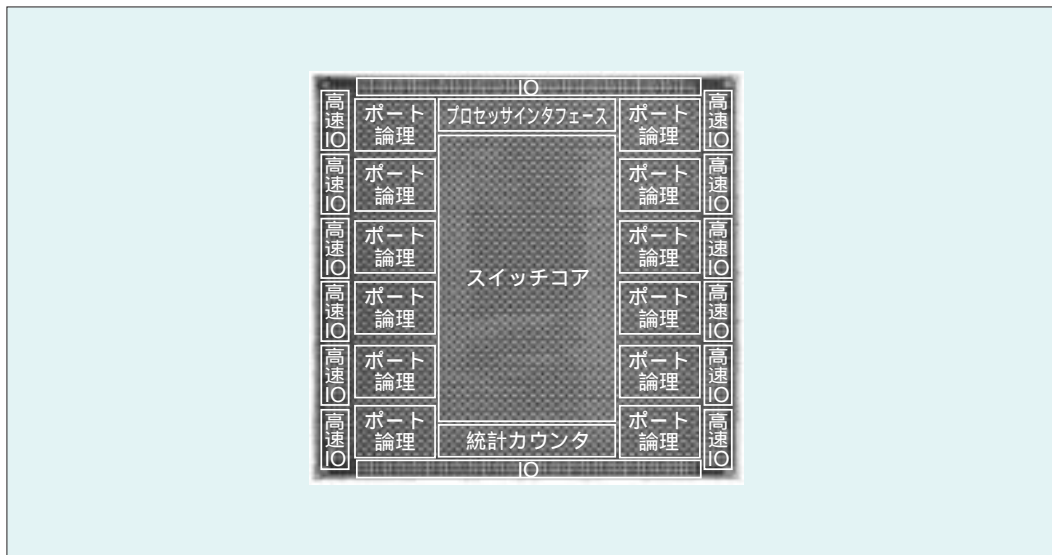


図3 内部ブロック図

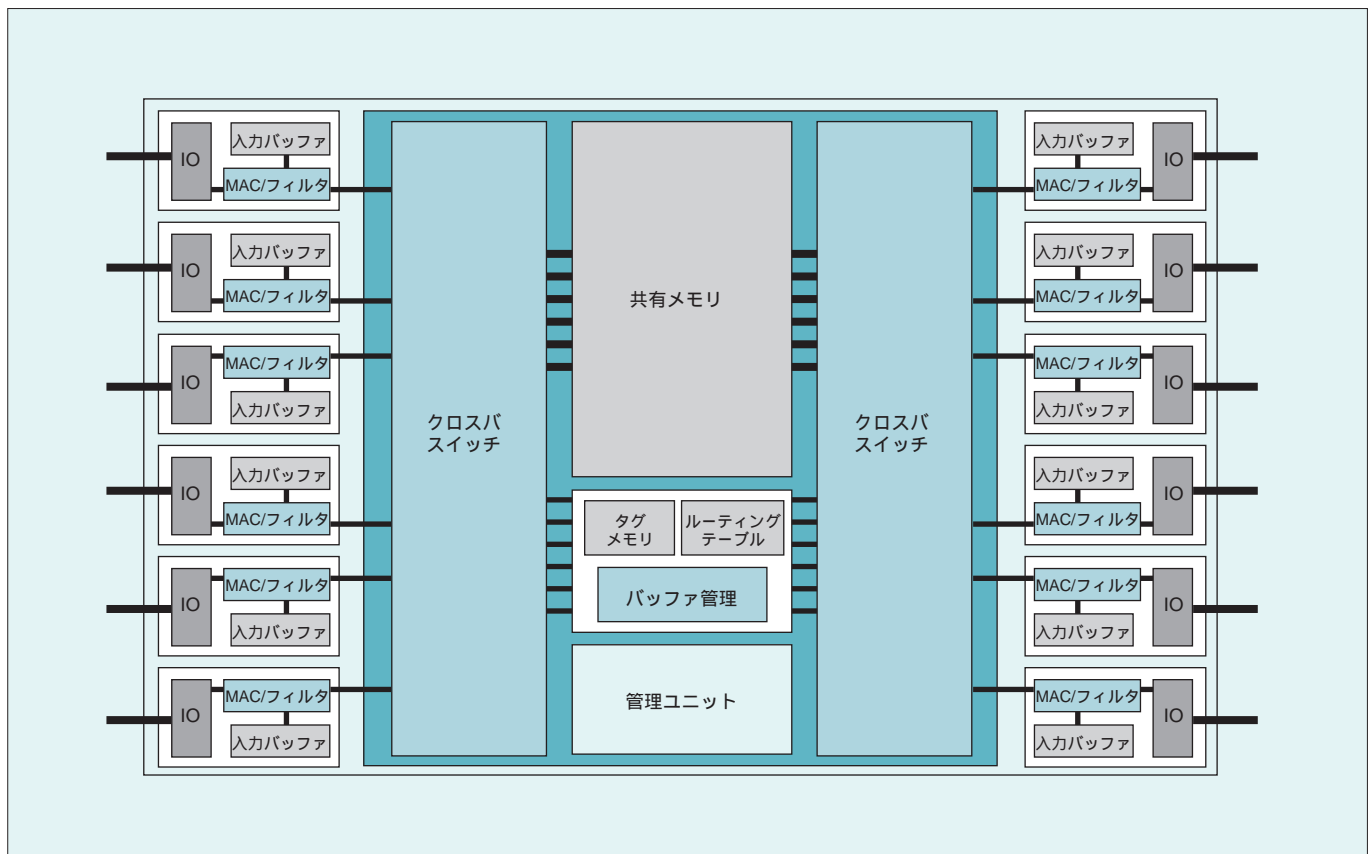
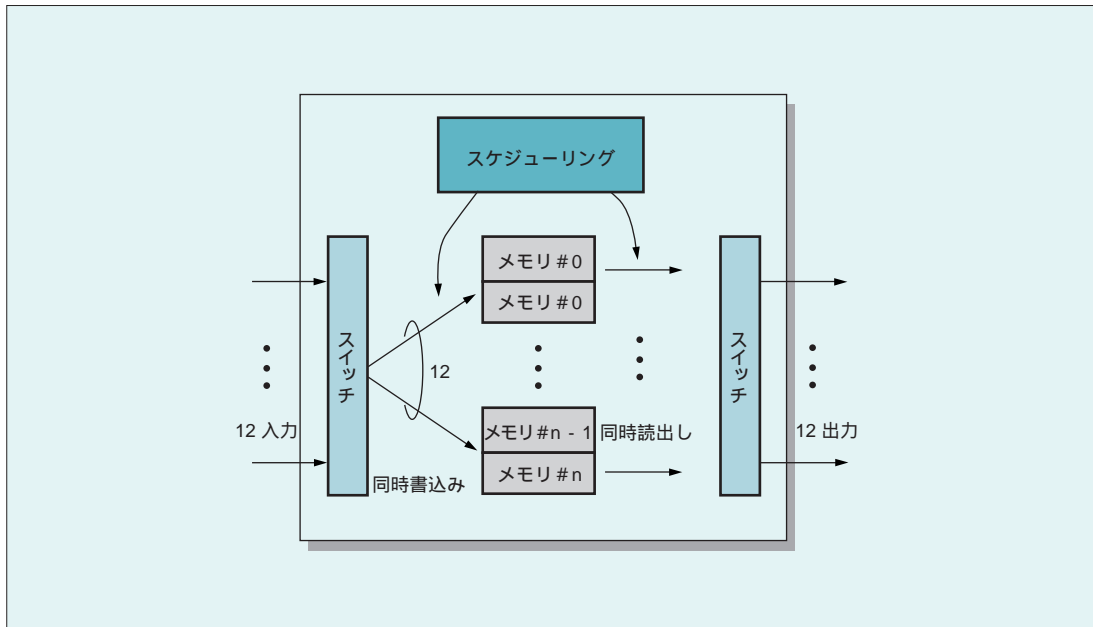


図4 マルチポートストリームメモリ



## 今後の展開

当社は本製品の後継製品として、10Gビット イーサネットのインタフェースを強化し、10GBASE-CX4\*1をサポートした10Gビット イーサネットスイッチチップを開発していく予定です。

また、サーバ、ストレージ、ネットワークの各市場のニーズを踏まえ、さらに高性能なスイッチチップを開発していく計画です。

\* なお、本チップの開発は、新エネルギー・産業技術総合開発機構 (NEDO) の一部助成 (テーマ名: 高信頼・低消費電力サーバの研究開発) を受けて行いました。

\* 1 : 現在IEEEで策定中の10Gビット イーサネット用の規格。銅線で15m程度の伝送が行える。

図5 リファレンススイッチボード

