

ファインピッチBGA/LGA

小型・軽量化の要求に応えるファインピッチBGA，ファインピッチLGA，0.5h-FLGAの基本構造とパッケージング技術，諸特性をご紹介します。また，各パッケージの特長とその用途を整理して，パッケージラインアップと今後の開発動向について解説します。

はじめに

近年，携帯電話やデジタルスチルカメラ，カムコーダなどの高性能・小型・軽量化が進み，これによる半導体パッケージの小型・軽量化も強く求められています。このような状況のなか，当社では超小型・多ピン対応CSP(Chip Size Package)として，ファインピッチBGA(以下FBGA: Fine pitch Ball Grid Array)とファインピッチLGA(以下FLGA: Fine pitch Land Grid Array)パッケージを量産中です。また，さらなる小型・高密度化の要求に対しては，MCP(Multi Chip Package)やSiP(System in Package)が注目されています。それと同時に，従来のリードフレームタイプのパッケージもCSP化への置換えが進んでいます。

その中でもFBGA/FLGAは，小型化・多ピン対応が可能のため，携帯機器向けシステムLSIの，シングルチップタイプの標準パッケージとして定着してきています。また最近では各機器の小型化にともない，記憶媒体としての超小型メモリカードが各種製品化されています。これらのメモリカード製品では，単に小型・軽量化だけでなく，パッケージの薄型化が非常に重要です。当社では，超薄型パッケージとして，パッケージ高さを0.5mm(最大)に抑えた0.5h-FLGA(0.5mm height-FLGA)パッケージを量産中です。

本稿では，FBGA，FLGA，0.5h-FLGAの基本構造と，パッケージング技術および諸特性をご紹介します。また，各パッケージの特長とその用途を整理して，パッケージラインアップと今後の開発動向について解説します。

FBGA/FLGAの構造と特長

図1にFBGA/FLGA/0.5h-FLGAの断面構造，表1にそれらの特長を示します。

●FBGA

FBGAはフェイスアップ構造で，内部接続にワイヤボンディング技術を採用し，外部入出力端子としてパッケージ裏面にはんだボールを

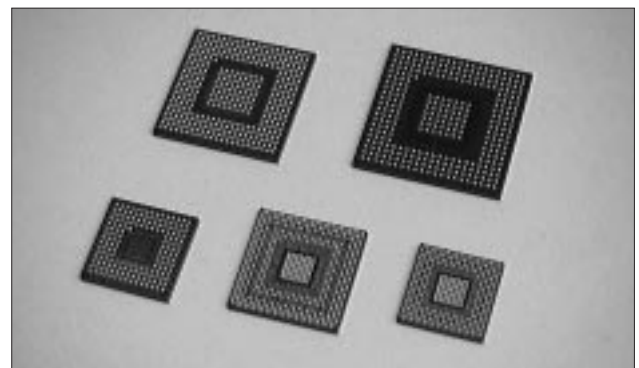


写真1 FBGA外観

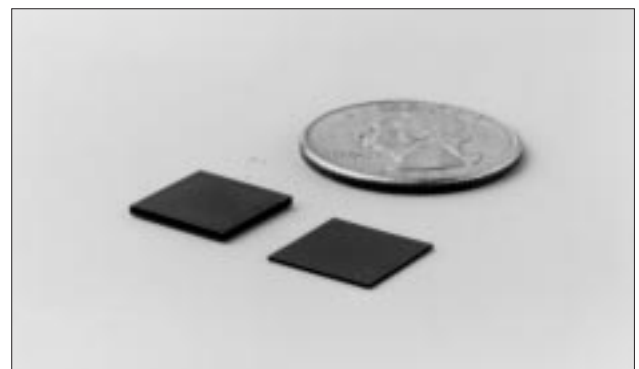


写真2 0.5h-FLGA外観

配置しています。インタポーザには，ポリイミド(以下PI: Polyimide)テープとガラスエポキシ基板の2種類を採用しています。PIテープはファインピッチで配線引回しができます。ファインピッチ配線が可能であることを重視して，これまではPIテープを中心に量産してきました。

ガラスエポキシ基板は二層配線となるため，PIテープと比べて配線設計の自由度が高く，パッケージの組立でも容易です。特性面においても，パッケージ反りの低減化，低熱抵抗化，実装信頼性の向上が可能です。最近では，微細配線技術によりファインピッチ

化にも対応できるようになり、現在はガラスエポキシ基板を中心に量産展開を進めています。

●FLGA

FLGAの構造は基本的にFBGAと同一ですが、端子のボールをなくして薄型化を可能にしています。ランド端子での実装となるため、実装信頼性の向上を考慮してインタポーザにはガラスエポキシ基板を採用しています。また、モールド成形後の反りを少なくするためモールドレジンの選定に配慮しています。

●0.5h-FLGA

0.5h-FLGAは、従来のPIテープタイプのFBGAを超薄型化したパッケージです。ウェーハのバックグラインド技術、低ループワイヤボンディング技術、薄型封止技術の開発により、パッケージ高さを0.5mm(最大)に削減しています。外部端子は、薄型化のためにはんだハンブを採用しています。

パッケージング技術

●インタポーザ

・PIテープ

パターン幅/間隔 = 20/20 μm での配線引回しが可能です。端子ピッチ0.5mmで5列配置まで対応が可能で、ファインピッチ化によるパッケージの小型化・多ピン化に対応できます。

・ガラスエポキシ基板

パターン幅/間隔 = 40/40 μm での配線引回しにより、端子ピッチ0.65mmで4列配置を中心に対応してきました。近年の基板微細配線化技術により、35/35 μm での配線引回しが可能になったため、ボールピッチ0.5mmで4~5列配置まで対応できます。写真3にガラスエポキシ基板採用の0.5mmピッチFBGA385を示します。

●ウェーハのバックグラインド技術

FBGA/FLGAに搭載するチップの厚みは200~320 μm 程度です

図1 FBGA/FLGA/0.5h-FLGA断面構造図

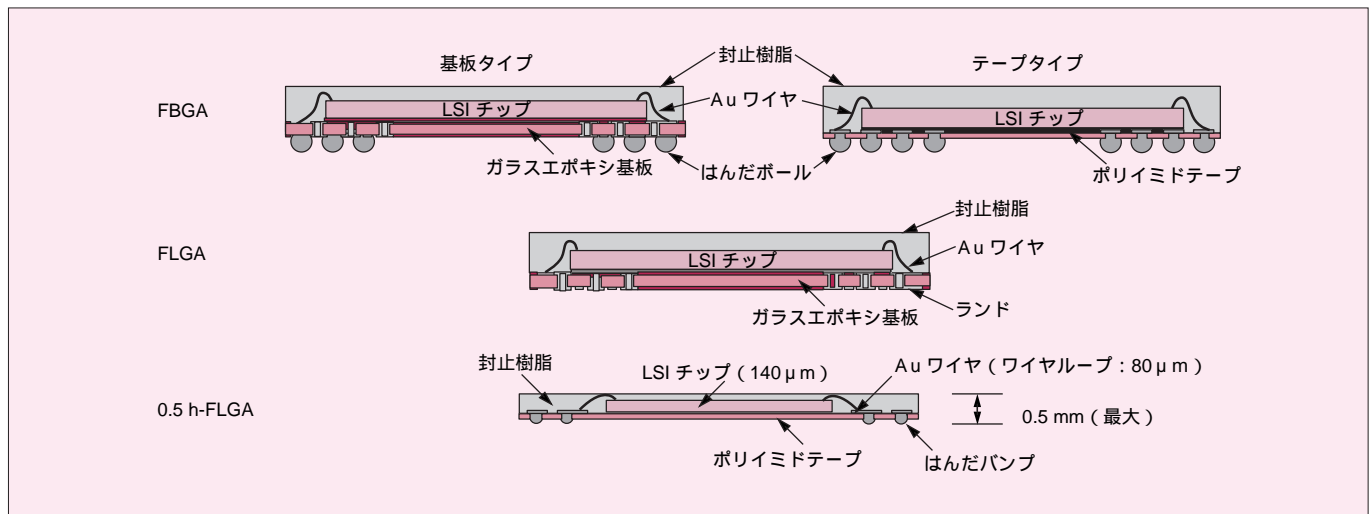


表1 FBGA/FLGA/0.5h-FLGA比較表

	FBGA	FLGA	0.5h-FLGA
インタポーザ	PIテープ/ガラスエポキシ基板	ガラスエポキシ基板	PIテープ
外部端子	はんだボール	Auメッキランド	はんだハンブ
外部端子ピッチ	0.5/0.65/0.8mm	0.5/0.65/0.8mm	0.5mm
パッケージ高さ	1.2~1.45mm(最大)	1.0~1.4mm(最大)	0.5mm(最大)
チップ厚さ	200~320 μm	200~320 μm	100~140 μm
要素技術	・ファインピッチ/ 短ワイヤボンディング技術 ・高実装信頼性技術	・短ワイヤボンディング技術 ・高実装信頼性技術	・低ループ/ 短ワイヤボンディング技術 ・バックグラインド技術 ・低反り/高実装信頼性技術
特長	ファインピッチ対応 (超小型/多ピン対応)	高実装信頼性対応	超薄型/軽量対応
用途	携帯電話 デジタルスチルカメラ カムコーダ		メモリカード

が、0.5h-FLGAは薄型化へ対応するため、ウェーハの薄バックグラインド(ウェーハの裏面研磨)技術により140 μ mまで薄型化したチップを搭載しています。

●ワイヤボンディング技術

インタポーザのワイヤボンディング部はNiメッキ - Auメッキが施されており、接続は金線を用いた超音波熱圧着法でワイヤボンディングしています。できるだけリアルチップサイズに近づけるため、最小ワイヤ長0.5mmの短ワイヤボンディングを実施しており、現在チップサイズ相当(チップサイズ+1mm弱)までパッケージサイズを小型化して量産中です。さらに最近では、民生品のロジックデバイスにおいても、高機能化によりI/Oピン数が増加しています。I/O増加に対しては、プロセステクノロジーの進展によりチップシュリンクが進行しているため、ファインピッチワイヤボンディング技術が必須となっています。当社では、ファインピッチワイヤボンディングに対応するべく、50 μ mインラインのボンディングパッドピッチへの対応技術開発も終了し、製品展開を予定しています。また次世代テクノロジー品への対応については、ボンディングパッドピッチ40 μ mインラインでの開発を計画しています。写真4に、ボンディングパッドピッチ50 μ mインラインのワイヤボンディングのSEM写真を示します。

0.5h-FLGAでは、チップ表面からの高さが最大80 μ mの範囲内でワイヤ配線を行う低ループワイヤボンディング技術を採用し、最大の特長である超薄型(0.5mm:最大)を実現しています。写真5に低ループワイヤボンディングのSEM写真を示します。

●モールド技術

モールド技術では、実装信頼性の向上、パッケージ反りの低減、耐リフロー性の確保のため、レジンの選定が非常に重要です。FBGA/FLGAは、モールド成形後の反りを少なくし、二次実装後の実装信頼性を向上させるために、熱膨張係数を実装基板に合わせたモールドレジンを採用しています。さらに0.5h-FLGAでは、パッケージ厚みを0.5mm以内に収めるため、パッケージ自体を薄くすると同時にパッケージの反りを極力少なくする必要があります。当社では、反りを大幅に削減するため、さらに諸特性の最適化を実施した樹脂を採用しています。

今後は、さらなるCSPの小型化によりファインピッチ化が進み、従来と同レベルでは実装が難しくなるケースが想定されます。特にFLGAでは、パッケージの反りを緩和できるはんだボールがないため、大パッケージサイズになると反り影響により実装が難しくなると予測されます。

図2にパッケージの熱時反り量を示します。パッケージの反り量は、常温から実装される加熱変化とともに変化します。パッケージの実装にあたっては、常温から実装時の反りをいかに抑えるかが重要であり、反りを抑制できる樹脂を採用しています。当社のFLGA288は、16mmの大パッケージサイズであっても、常温時20 μ m、高温時80 μ m以下に反りを抑えています。

図2 パッケージの熱時反り量

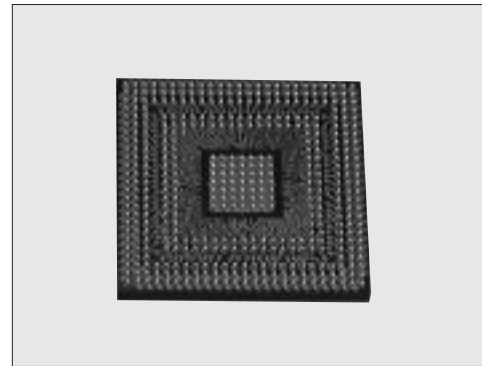
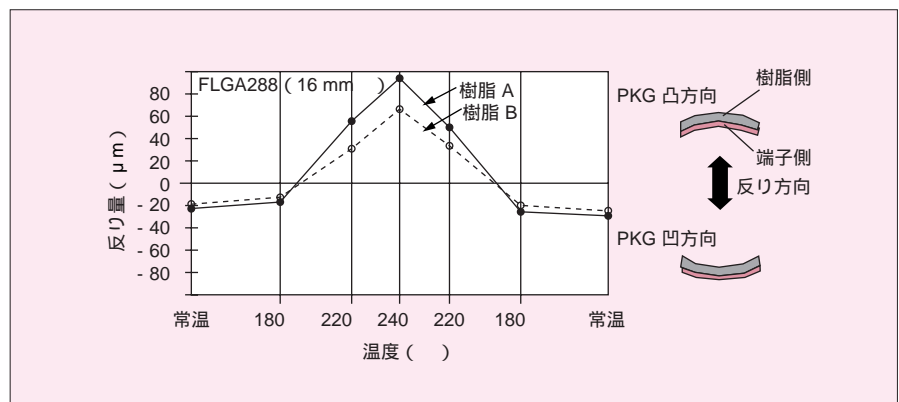


写真3 0.5mmピッチFBGA385

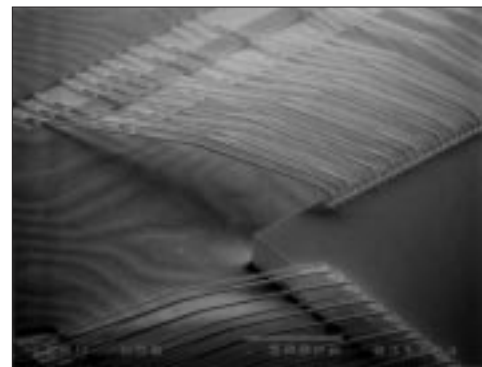


写真4 パッドピッチ50 μ mインラインのワイヤボンディング

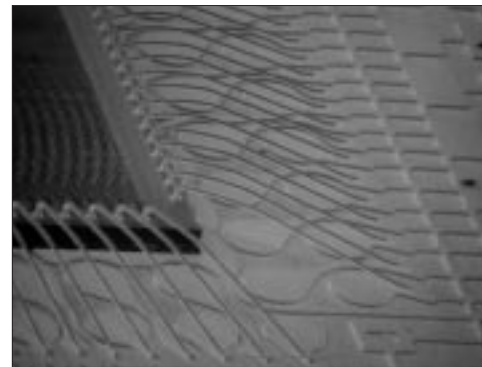


写真5 低ループワイヤボンディング

特 性

●信頼性

表2に当社FBGA/FLGA/0.5h-FLGAの信頼性試験結果を示します。いずれのパッケージも、従来のL/Fタイプのプラスチックパッケージと同等の信頼性があります。

・実装信頼性

図3にFBGA/FLGA/0.5h-FLGAの基板実装後の温度サイクル試験(T/C: -25~125)の結果を示します。いずれも累積故障率0.1%で300cycをクリアしており、CSPとして実用レベルにあります。FBGAにおいては、インタポーザをPIテープからガラスエポキシ基板に変えることにより、FBGA368の結果で確認できるように、

信頼性を向上することができます。

特にFLGAは、両面実装時における評価結果であり、インタポーザにガラスエポキシ基板を使用し、モールド樹脂の線膨張係数を基板に合わせることで、高い実装信頼性を持っています。

また0.5h-FLGAは、FBGAと比べてはんだ接合高さの点では不利ですが、FBGAと同程度の実装信頼性があります。これは、0.5h-FLGAはFBGAと比べて封止樹脂の厚みが半分以下になっているため、温度サイクル時にはんだ接合部に加わる応力が小さくなるためと推測しています。

・耐リフロー性

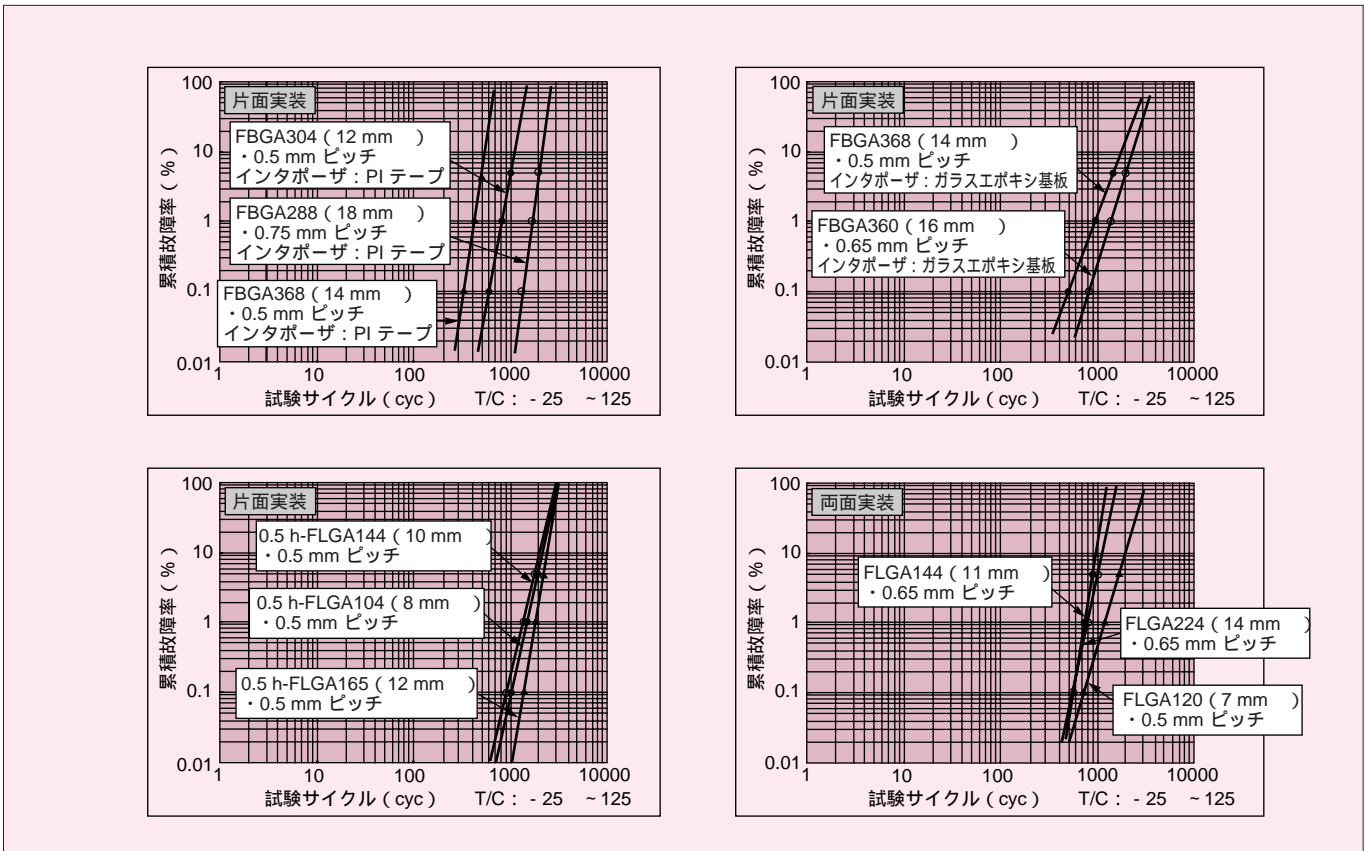
表3に各パッケージの鉛フリー対応、耐リフロー性を示します。

インタポーザにガラスエポキシ基板を採用しているFBGAの基板タイプとFLGAは、当社実装ランクのMランク(最高250, 2回)

表2 信頼性試験結果

試験項目	条件	試験時間	FBGA	FLGA	0.5h-FLGA
			FBGA168	FLGA224	0.5h-FLGA84
高温保存試験	150	1000h	0/25		0/18
高温連続動作試験	85, 85%	1000h	0/25		0/18
温度サイクル試験	-65 ~ 150	200cyc.	0/55	0/34	0/54
熱衝撃試験	0 ~ 100	200cyc.	0/25		
PTHS	121, 85%	168h	0/55	0/35	0/54
PTHB	121, 85%	96h	0/25		

図3 実装信頼性(温度サイクル試験)



フロー)に対応できます。高温での実装が可能のため、Pbフリー対応パッケージとしてお客様にご使用いただいています。一方、インタポータにPIテープを採用しているFBGAと0.5h-FLGAは、リフロー時に発生する水蒸気の発散性を高めるPIテープ材料を選定することにより、さらに高い耐リフロー性を実現できます。260ピークでの耐リフロー性を確認しており、当社実装ランクのHランク(最高260, 2回リフロー)にも対応できます。開梱後の対応日数は、FBGA/FLGAともに最大8日以内での2回リフローに対応できます。

・機械的強度

図4に、0.5h-FLGAの基板実装後の繰返し曲げ試験と限界曲げ試験の結果を示します。

0.5h-FLGAは、チップの薄型化とはんだハンブを介した基板実装により、曲げ試験でのチップクラックやオープン不良の発生が懸念されましたが、FBGAとほぼ同等の機械的強度があることを確認しています。

●熱抵抗, 電気的特性

図5にFBGA/FLGAの熱抵抗測定結果を示します。

LSIは高速・高集積化にともない発熱量も増大しており、特に多ピン品種については低熱抵抗化の要求が高まっています。当社では、チップ直下に外部端子を設けた低熱抵抗型のFBGAモラインアップに追加しています。例えば、0.75mmピッチFBGA288のチップ直下に144個のはんだボールを配置することにより、チップサイズ6mm品において71/Wから32/Wに熱抵抗を低減できます。これは、チップで発生した熱が、はんだボールを介して直接搭載基板の電源やグランド内層銅箔へ逃げるためです。またFBGAは、インタポータをPIテープタイプからガラスエポキシ基板タイプに変更

表3 鉛フリー対応, 耐リフロー性

パッケージ	鉛フリー端子組成	実装ランク	開梱後日数
FBGA (インタポータ: PIテープ)	Sn-3.0Ag-0.5Cu	H	最大8日間
FBGA (インタポータ: ガラスエポキシ)	Sn-3.0Ag-0.5Cu	M	最大8日間
FLGA	Au	M	最大8日間
0.5h-FLGA	Sn-3.0Ag-0.5Cu	H	最大8日間

*実装ランク M: 開梱後2回リフロー。リフロー温度250 (最高)
H: 開梱後2回リフロー。リフロー温度260 (最高)

図4 曲げ試験

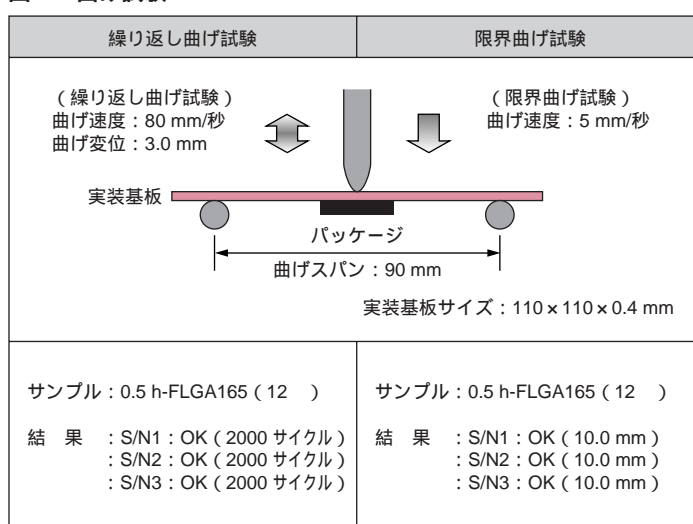


図5 FBGA/FLGA熱抵抗測定結果

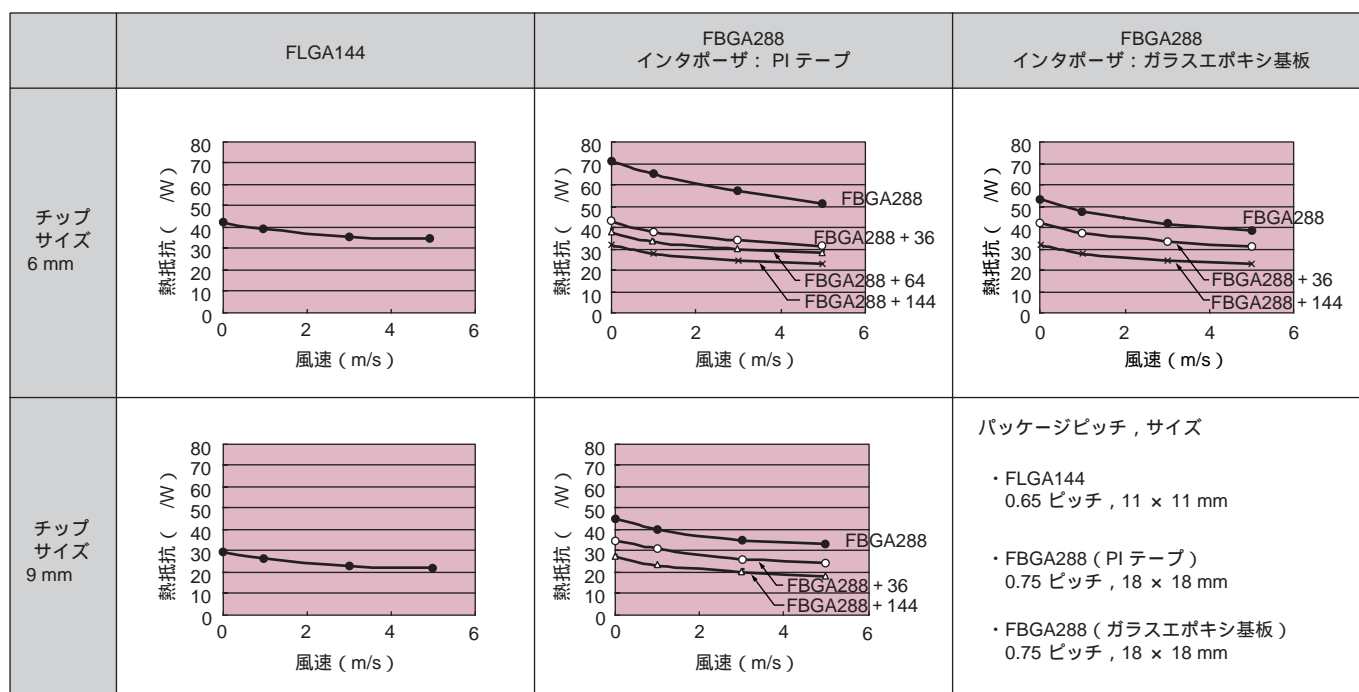


表 4 電気的特性

パッケージ	ピン数	パッケージサイズ	ピッチ	インダクタンス	端子間容量	配線導通抵抗
				L [nH (15MHz)]	C [pF (15MHz)]	R [m (DC)]
FBGA	224	16	0.80	4.21	0.42	124.8
FLGA	224	14	0.65	8.30	0.36	147.0
PBGA	256	27	1.27	8.50	0.45	164.0
HQFP	256	28	0.40	12.30	0.80	436.0

*測定端子：パッケージ内の最長配線(信号線)を測定。ただし、ワイヤ配線は除く。

することで基板の放熱性が向上し、チップサイズ6mm品において 71 /Wから53 /Wに熱抵抗を低減できます。

電気的特性についても、従来のL/Fタイプのプラスチックパッケージと比べると配線長が短くなるため、低インダクタンス化の効果が期待できます。

表 4 に電気的特性の測定結果を示します。

パッケージラインアップ

図 6 に今後のFBGA/FLGAのパッケージラインアップの構想を示します。

小サイズ・少ピン領域(~10mm / ~100ピン)に関しては、パッケージ反りの影響がほとんどないことからFLGAを中心にラインアップします。

中サイズ・中～多ピン領域(10~18mm / 100~500ピン)では、実装性におけるマージンを取りたいという意向により、お客様の要求はBGAタイプが中心です。従来は、ファインピッチ配線が可能なことを重視して、PIテープをインタポーザに採用したものを中心に量産してきました。今後は、ガラスエポキシ基板でのファインピッチ化対応が可能になったことと、パッケージの反りや実装信頼性、低熱抵抗等の特性面で有利であることから、ガラスエポキシ基板をインタポーザに採用した基板タイプFBGAでの対応を進めます。

超小型・多ピン領域についても、ファインピッチ対応が可能なPIテープだけでなく、ガラスエポキシ基板をインタポーザとするFBGAでの対応を予定しており、今後は0.4mmピッチFBGAをラインアップする予定です。写真 6 に0.4mmピッチFBGA400を示します。

BGA/LGAのパッケージタイプの選択基準は、パッケージ反り影響などの実装性を考慮し、端子ピッチとパッケージサイズの関係で検討されると思われます。当社では、0.65ピッチ品以上で10mm以上、0.5mmピッチ品以下で7mm 以上の場合は、BGAタイプの選択を推奨します。

表 5 に、ガラスエポキシ基板をインタポーザとするFBGAのパッケージラインアップを示します。

現在FBGAでは、0.8mmピッチFBGAをパッケージサイズ18mm , ボール列数5列まで、0.5mmピッチFBGAをパッケージサイズ14mm , ボール列数5列まで量産しています。

今後の開発動向

SoC (System On a Chip) の大チップ化、多層化、プロセス混

載による開発工数/期間の増大を解決する手段の一つとして、最近SiPが注目されています。SiPは、スタック技術をベースに、複数の異種プロセスを1パッケージ化したり、ロジック+大容量メモリを低コストで1パッケージ化することができるため、SoCを補完する技術として今後も重要性が増すと思われます。

しかしSiP化には、専用設計環境の整備、歩留り、試験対応、品質保証等の面で、解決すべき項目もあります。このため、すべてのシステムLSIがSiP化に進むのではなく、主流はSoCであり、それを搭載するCSPは今後も非常に重要な位置にあると考えています。

図 7 にCSPの開発動向を示します。

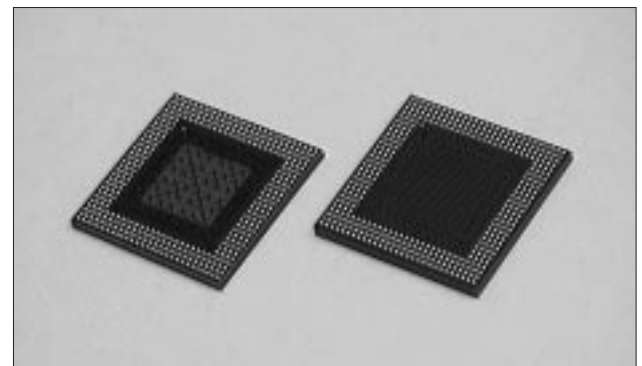


写真 6 0.4mmピッチFBGA400

図 6 FBGA/FLGAラインアップ

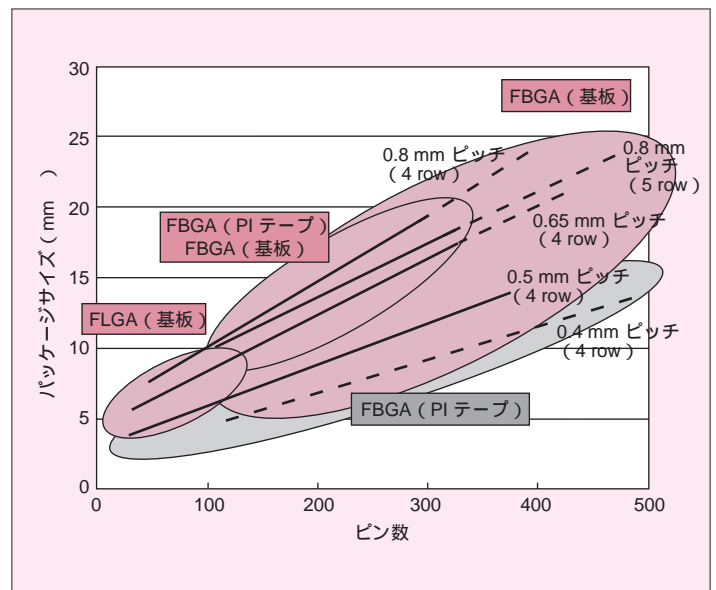


表5 FBGA (ガラスエポキシ基板タイプ) ラインアップ

No.	パッケージ		パッケージサイズ (mm)	ピッチ	ボール配列
1	PFBGA112	BGA-112P-M04	10.0×10.0×1.45	0.8mm	4rows
2	PFBGA144	BGA-144P-M06	12.0×12.0×1.45	0.8mm	4rows
3	PFBGA176	BGA-176P-M04	12.0×12.0×1.45	0.8mm	5rows
4	PFBGA176	BGA-176P-M05	11.0×11.0×1.40	0.65mm	4rows
5	PFBGA192	BGA-192P-M04	14.0×14.0×1.45	0.8mm	4rows
6	PFBGA224	BGA-224P-M06	16.0×16.0×1.45	0.8mm	4rows
7	PFBGA240	BGA-240P-M02	10.0×10.0×1.35	0.5mm	4rows
8	PFBGA272	BGA-272P-M06	18.0×18.0×1.45	0.8mm	4rows
9	PFBGA288	BGA-288P-M10	18.0×18.0×1.45	0.75mm	4rows
10	PFBGA320	BGA-320P-M02	18.0×18.0×1.45	0.8mm	5rows
11	PFBGA337	BGA-337P-M02	13.0×13.0×1.35	0.5mm	4rows
12	PFBGA360	BGA-360P-M03	16.0×16.0×1.40	0.65mm	5rows
13	PFBGA360	BGA-360P-M04	12.0×12.0×1.35	0.5mm	5rows
14	PFBGA368	BGA-368P-M04	14.0×14.0×1.35	0.5mm	4rows
15	PFBGA385	BGA-385P-M01	13.0×13.0×1.35	0.5mm	5rows

今後も当社では、次の項目について開発を進め、FBGA / FLGAのラインアップをさらに拡大していく予定です。

- 従来パッケージング技術の延長：多ピン化，小型化，薄型化，低熱抵抗化，低コスト化
- 高性能LSI対応パッケージ：高速伝送，ノイズ低減，高周波対応
- 高信頼性パッケージ：車載対応
- 環境対応パッケージ：ハロゲンフリー
- 特定用途対応パッケージ：CMOSセンサ，指紋センサ

従来パッケージング技術の延長上にある薄型化については、今回ご紹介した0.5h-FLGAの量産を開始しており、さらなる薄型化についても検討中です。多ピン・小型化についてもインタポーザのファイン化技術に沿って0.4mm，0.3mmピッチ化を進めます。内部接続技術では、テクノロジーの進展によりチップシュリンクが極端に進み、現状のワイヤボンディング技術では対応困難な領域に入ってきています。当社では、狭ピッチ対応を積極的に進めると同時に、低コストフリップチップ技術の確立を目指します。低熱抵抗化については、各パッケージにおいて、サーマルボール付きパッケージをラインアップに追加していくと同時に、チップシュリンクへの対応として、材料面と構造面での検討を進めます。

また、今後はLSIの高性能化により、高速伝送に対応できるCSPが必要となります。加えて、LSIの高機能化はノイズの増大をもたらすため、パッケージに電源などの基準電位の安定化を求めるケースも出てくると考えられます。これらの要求に対しては、ECSP (Enhanced CSP) の開発を行っています。

現在FBGA/FLGAは、携帯電話、デジタルスチルカメラ、カムコーダ等の用途に多く使用されています。今後は材料や構造を検討してさらに信頼性を向上し、高信頼性の保持が必須な車載等への対応も検討しています。

環境問題への取組みとしては、FBGA/FLGAとともに、すでにPbフリー化へ対応しています。今後ハロゲンフリー化の対応を行うべく、パッケージ特長をそのまま維持できる新しい材料を検討し、

2005年ハロゲン全廃化を目標に開発を行っています。

特定用途への対応としては、携帯機器の多様化、高いセキュリティ要求にともない、アプリケーションに直結した特殊形状パッケージ、COMSセンサ、指紋センサ等のニーズも高まっており、今後は用途に応じたパッケージに対応していきます。

CSPは、携帯機器ニーズに合った小型・軽量という特長により市場が立ち上がりました。現在では、ほかの用途での採用も広がつつあります。こうしたなか製品開発においては、各用途に応じた顧客ニーズを十分に把握すると同時に、いかに低コストで対応するかがキーポイントと考えます。当社は今後も、市場要求に合う高機能かつ低コストなパッケージを開発していきます。

図7 CSPの開発動向

